

轉阻放大器及其雜訊消除技術之研究

Study of Transimpedance Amplifier and its Noise Canceling Technique

摘要

轉阻放大器(Transimpedance Amplifier)是一種將輸入電流放大並轉為電壓輸出的放大器，其應用可見於光通訊中接收光電流並轉為容易運算的電壓訊號，或在接收器(Receiver)中接收混波器(Mixer)所傳輸的電流訊號後，將其轉為電壓並推動後一階的濾波器...等。因為電流輸入及電壓輸出的特性，其理想上的輸入及輸出阻抗皆極低，以便電流流入以及將大部分電壓傳送至下一階。

而為了達到不同的功能及配合不同的系統，對他的特性自然就會有不同的要求：作為放大器則其增益(gain)必然需要達到一定的規格，才能讓下一階接收到訊號時不會受到下一階本身輸入雜訊(noise)的干擾；為了節省能源也要對其能量上的損耗進行一定程度的控制；在光通訊的應用中，因應訊號的跳動其頻寬要能有足夠大的範圍，以確保資料傳輸的正確性；最後，放大器本身的雜訊也要盡量的降低，以減少干擾。

在電路設計中，上述四者必然無法兼顧，因此本專題的進行會先分別針對上述的四個特性進行初步的優化，並探討在轉阻放大器的架構中，每個元件所扮演的角色，以及其規格大小對電路特性所產生的影響，以期對此電路達到更高的掌握度。最後則聚焦在雜訊消除的電路技巧。

內容

一、背景及動機

本次專題使用的轉阻放大器架構主要由一個逆變器(inverter)和一個回授(feedback)電阻所組成，如下圖 Fig. 1。此電路架構由於其負回授的特性影響，頻寬相較於開路電路會變為 $(1+\text{loop gain})$ 倍，相反的其增益及輸入、輸出阻抗則會變成 $1/(1+\text{loop gain})$ 倍，其中 loop gain 的值为 $(-\frac{I}{R_F} \times \text{開路增益})$ 。這樣的設計除了使頻寬和輸入、輸出阻抗的值更趨理想以外，也使這個電路架構在正常操作下的增益主要由回授電阻 R_F 的大小所控制，即在開路增益值足夠大的前提下，閉迴路增益幾乎等於 R_F ，進而能夠達到將電流輸入轉為電壓輸出的功能。

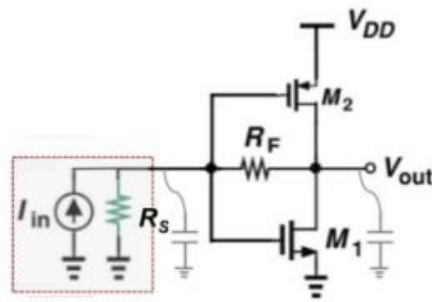


Fig. 1 轉阻放大器基本架構

然而，深入考量頻率響應的部分，由於回授系統的特性，導致其在開路時的極點(pole)會以 root locus 的理論為基礎相互逼近而容易進入複數區，此時若 ζ 值 ≥ 0.707 ，則在頻率響應中便會產生 peaking 的效應，反而耗費了額外的 power，因此在設計時，應先定位好開迴路極點的擺放位置以及增益，並用 root locus 預先估算 ζ 值是否在合理範圍內，以確保頻率響應的最佳化。

另外，這個架構也被稱為 current-reuse transimpedance amplifier，原因是因為其逆變器的設計，相較於使用較基本的 common source，本設計將原本的電阻改成 pmos，其主要用途是除了 r_o 阻值外還可以提供額外的 g_m 使 gain 進一步放大，達到可將電流重複利用，並使其效益擴大的效果，但也由於 pmos 的製程參數 (C_{ox} 、 μ) 相對於 nmos 的較小，因此在達到相同增益的前提下，於 size 的選擇上會使 nmos 大於 pmos，以達到節省能量損耗的目的。

本專題除了進行 TIA 本身基本的耗能、增益及頻率響應的分析外，主要目標在於設計其後面一階的 buffer stage，嘗試使用其架構進行雜訊的消除。

二、研究方法

本次專題的主要流程如 Fig. 2 所示。首先，以教授提供的參考電路為出發點，根據在學校課程一類比電路設計與分析中的公式進行延伸推導，以此來預測電路理論上的效果，接著便實際進行模擬測試，檢視計算結果是否合理。若是計算結果與實際模擬的結果有出入，便要設計一些實驗，透過實驗組與對照組的比對分析來尋找錯誤的觀念為何並加以校正，經過不斷的測試與修改，當公式和模擬結果趨於一致時，才能真正開始進行 FoM 的評估、分析與比較。當得出一個電路的效能結果後，便會鎖定該架構中表現較差的一個效能進行優化的設計，由此得出下一個電路並重複上述流程，最後比較各電路的 performance 來檢視設計的結果。



Fig. 2 專題主要進行流程

關於電路的選用，最一開始先使用最直觀的 common source 來為原始 TIA 做進一步的增益，如 Fig. 3，接著便以教授提供的 paper 為基礎，開始進行雜訊消除的架構。在設計雜訊消除時，也會同時進行 FoM 的評估，以確保其效能不會因此架構而下降太多。

對於 FoM 的評估主要是由下列式子

$$FoM = \frac{gain \times bandwidth}{power \times noise\ current}$$

為準則，期望設計出除了 noise cancel 的效果外，其餘的 performance 也能達到一定的標準，舉例而言：gain > 1.9k 以及 BW > 120MHZ。

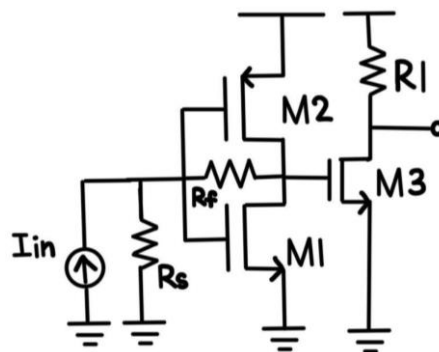


Fig. 3 轉阻放大器及基本第二階架構

三、雜訊消除架構介紹

對於雜訊消除的架構首先參考 paper 中所提過的架構，如 Fig. 4，而其原理在於使下述等式成立：

$$V_{n,out} = V_{nY} \frac{r_{ds4}}{r_{ds4} + 1/g_{m3}} - V_{nX} \frac{g_{m4}}{g_{m3}} = 0$$

which derives:

$$\frac{V_{nY}}{V_{nX}} = \frac{R_f + R_s}{R_s} = \frac{g_{m4}}{g_{m3}}, \text{ with } g_m r_{ds} \gg 1 \text{ be assumed}$$

這是由於在 y 點和 x 點所看到雜訊訊號會是透過 R_f 及 R_s 電阻分壓的形式產生，因此在這兩點看到的訊號為同向，又其值可直接看做該兩點所看到阻值的比值，所以若 M3 和 M4 的比值調整得宜，理論上應可以消除基本 TIA 的雜訊。

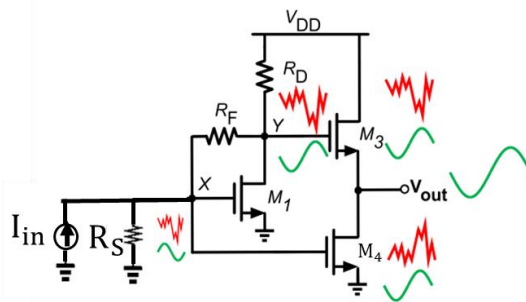


Fig. 4 轉阻放大器及雜訊消除基本架構

由於是首次進行電路設計，所以一開始的主軸主要在於分析上述電路效能是否如原本預期，在經過了公式推導及模擬驗證等流程後，發現使用此架構由於第二階使用到了共漏極(common drain) 的緣故，導致整體增益減少，因此將 M3 的共漏極改為共閘極(common gate)，並加上一個電阻使操作區間更易掌控，如 Fig. 5 所示，期望藉此使增益不會受到壓縮。

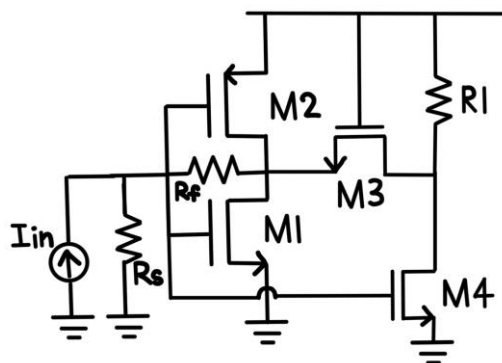


Fig. 5 轉阻放大器及共閘極與共源極加電阻之雜訊消除架構

四、實驗結果

最終架構電路(Fig. 5)的整體表現:

Item	value
manufacturing process	CIC018
VDD	1.5V
output voltage	926.7587mV
gain	2.4043kΩ
power	6.748mW
bandwidth	128.4974MHz
noise	3.0149pA

Tab. 1 最終架構的整體表現

對於 noise cancel 效果的驗證，如下表所示:

current noise at input contributed by each element	TIA	noise cancelled
Rs	0.40578p	0.40578p
Rf	2.89267p	2.7977p
M1	0.18921p	0.09279p
M2	0.14729p	0.036003p
total of the above elements (平方相加開根號) (noise 相加應以 power 形式)	2.9308pA	2.8287pA

Tab. 2 原始轉阻放大器及雜訊消除架構於輸入點所看到的原始元件雜訊值

由上表可以觀察到，對於雜訊消除的部分，雖然只對 mos 的部分有較明顯功效，而對電阻的雜訊幾乎沒有效果，在此我所設計的實驗是去驗證各元件的雜訊是否如前一頁所述由電阻分壓而成，若是如此則理論上 $\frac{V_{nY}}{V_{nX}} = \frac{R_f + R_s}{R_s} = 0.98$ 。
($R_f = 2k, R_s = 100k$)

而所得到的結果如下表：

element	$\frac{V_{nY}}{V_{nX}}$
Rf	0.75
M1	0.979
M2	0.979

Tab. 3 原始轉阻放大器各元件的輸出輸入雜訊比

由上表可知雜訊消除對於電阻失敗的原因來自於其雜訊的分布不如預期，經分析推導後，發現 mos 產生的雜訊電流在兩個電阻所流過的值是相同的，因此其雜訊電壓同上頁所述為分壓關係，然而回授電阻的雜訊電流流過兩個電阻的值並不相同，又由於 R_S 的值相對極大，導致大部分電流流向 R_f ，才導致其雜訊幾乎無法被消除。

五、總結

在最後階段，我們將最終結果(Fig. 3-3)與最基本的第二階架構(Fig. 2-2)做比較：

優點：對於雜訊消除仍有一定的貢獻

缺點：由於第二級共閘級的設計會影響到原始轉阻放大器所流的電流，導致

bias point 受到影響連帶使輸入阻抗難以再被壓低，因此頻寬的範圍相對受限且較小。

另外，也大致比較三種電路的各種特質：

項目	Fig3	Fig 4	Fig 5
gain	大 (等於兩級增益相乘)	小 (第二級之增益因共漏級而<1)	中等 (兩級由共閘級連接因此略小)
bandwidth	大	中等	小
power	可調整範圍大 (和 noise trade off)	中等	偏小
noise current at input node	大	略小	略小

Table. 4 三種電路效能比較表

心得感想

非常感謝黃柏鈞教授以及王仲源學長在專題期間的指導，讓我對於類比電路的設計與分析有了更深入的研究，並在我遇到瓶頸時給予我建議，同時改正我錯誤的觀念，使我受益良多。

另外，在做專題的期間，讓我有足夠的時間慢慢鑽研，除了自己列出設計電路所需要的公式以外，也能實際跑許多模擬去驗證公式的準確度，並思考是否有疏漏的地方，逐步地進行修正，也因此推導的結果完整了很多，更實際參與到了電路設計的部分。

專題課程讓我學習到了該如何更深入的去剖析電路的運作，並更能敏銳地注意到電路性能上的 trade off，以及思考如何詳細的分析電路及如何設計出更好的效能。其中讓我印象深刻的是，我所想的其中一種電路後來發現有類似的設計出現在某本課本裡，這讓我感到很有成就感。而在課本當中的設計，只是加了一個電阻，便解決了我想的電路中操作區間較難控制的問題，這讓我感到非常驚奇且敬佩，因此我也期許自己多多閱讀 paper 及參考其他人所設計的電路，汲取更多的經驗，讓自己以後也能更靈活的運用這些電路元件，組成更好、更完善的電路。