

Study of Transimpedance Amplifier and its Noise Canceling Technique

轉阻放大器及其雜訊消除技術之研究

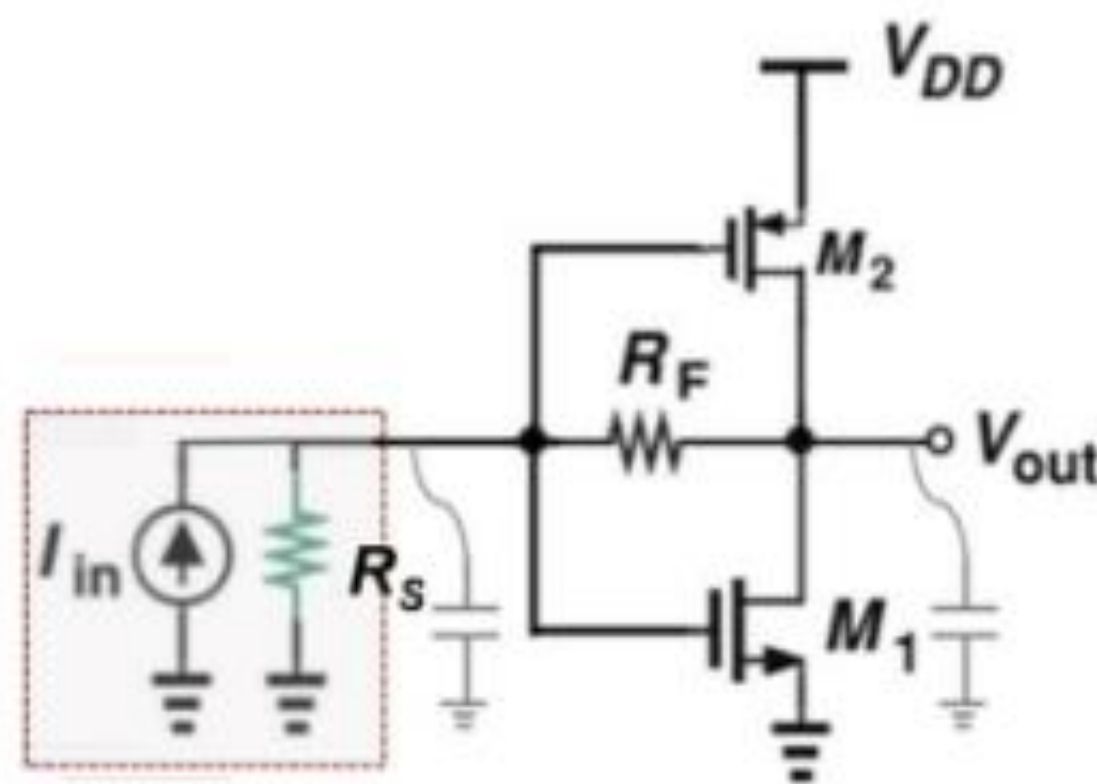
組別: B268 指導教授: 黃柏鈞 學生: 鄭育舒

背景

本次專題使用的轉阻放大器架構主要由一個逆變器和一個回授電阻所組成，如右圖。

這個架構也被稱為current-reuse transimpedance amplifier，因為其逆變器的設計，相較於使用較基本的共源極，此設計使增益進一步放大，達到可將電流重複利用，並使其效益擴大的效果。

本專題除了進行TIA本身基本的耗能、增益及頻率響應的分析外，主要目標在於設計其後面一階的buffer stage，嘗試使用其架構達到雜訊的消除。



雜訊消除基本架構

對於雜訊消除的架構首先參考右圖，而其原理在於使下述等式成立：

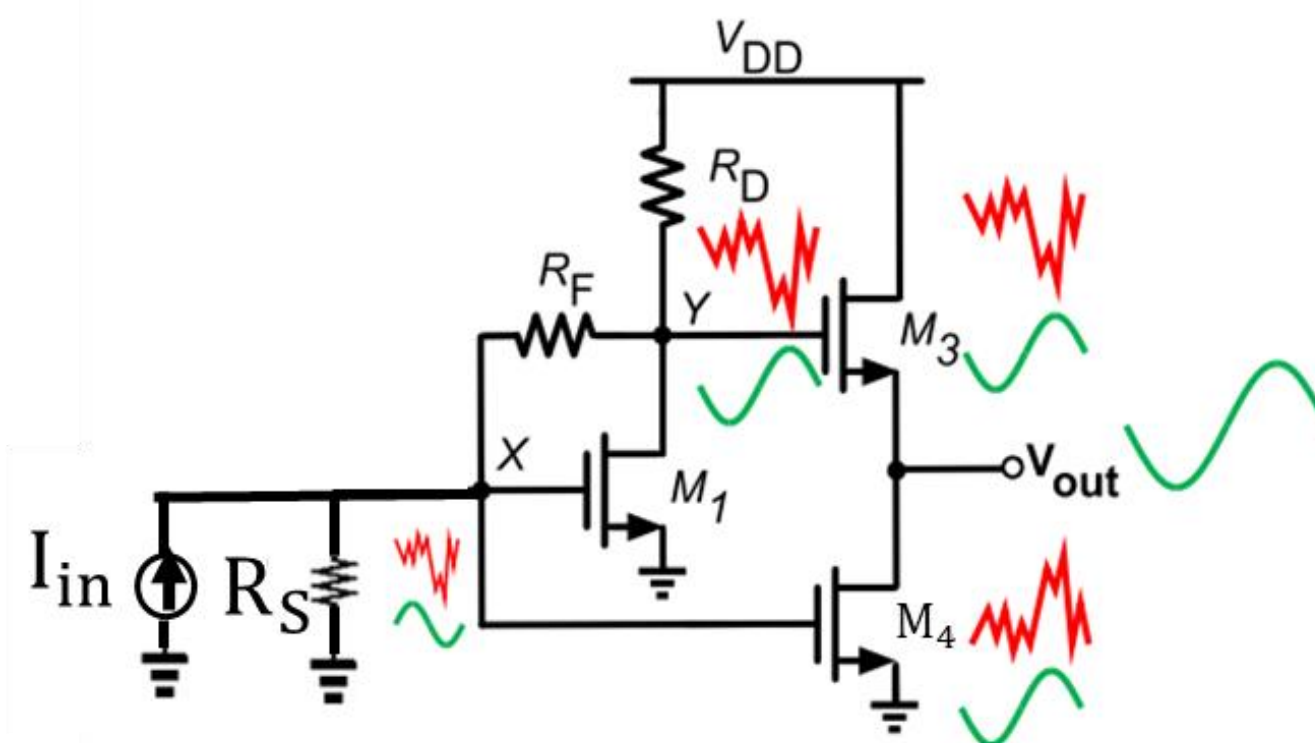
$$V_{n.out} = V_{n.Y} \frac{r_{ds4}}{r_{ds4} + 1/g_{m3}} - V_{n.X} \frac{g_{m4}}{g_{m3}} = 0$$

Which derives

$$\frac{V_{n.Y}}{V_{n.X}} = \frac{R_f + R_s}{R_s} = \frac{g_{m4}}{g_{m3}}, \text{ with } g_m r_{ds} \gg 1 \text{ be assumed}$$

這是由於在y點和x點看到的雜訊訊號理論上是透過 R_f 和 R_s 分壓產生，因此不僅同向且彼此存在固定比值關係，在這個情況下若M3和M4的size設計得宜，應可以消除基本TIA的雜訊。

本專題主要基於此基本架構進行延伸設計及調整。



實驗結果

雜訊消除架構的整體表現

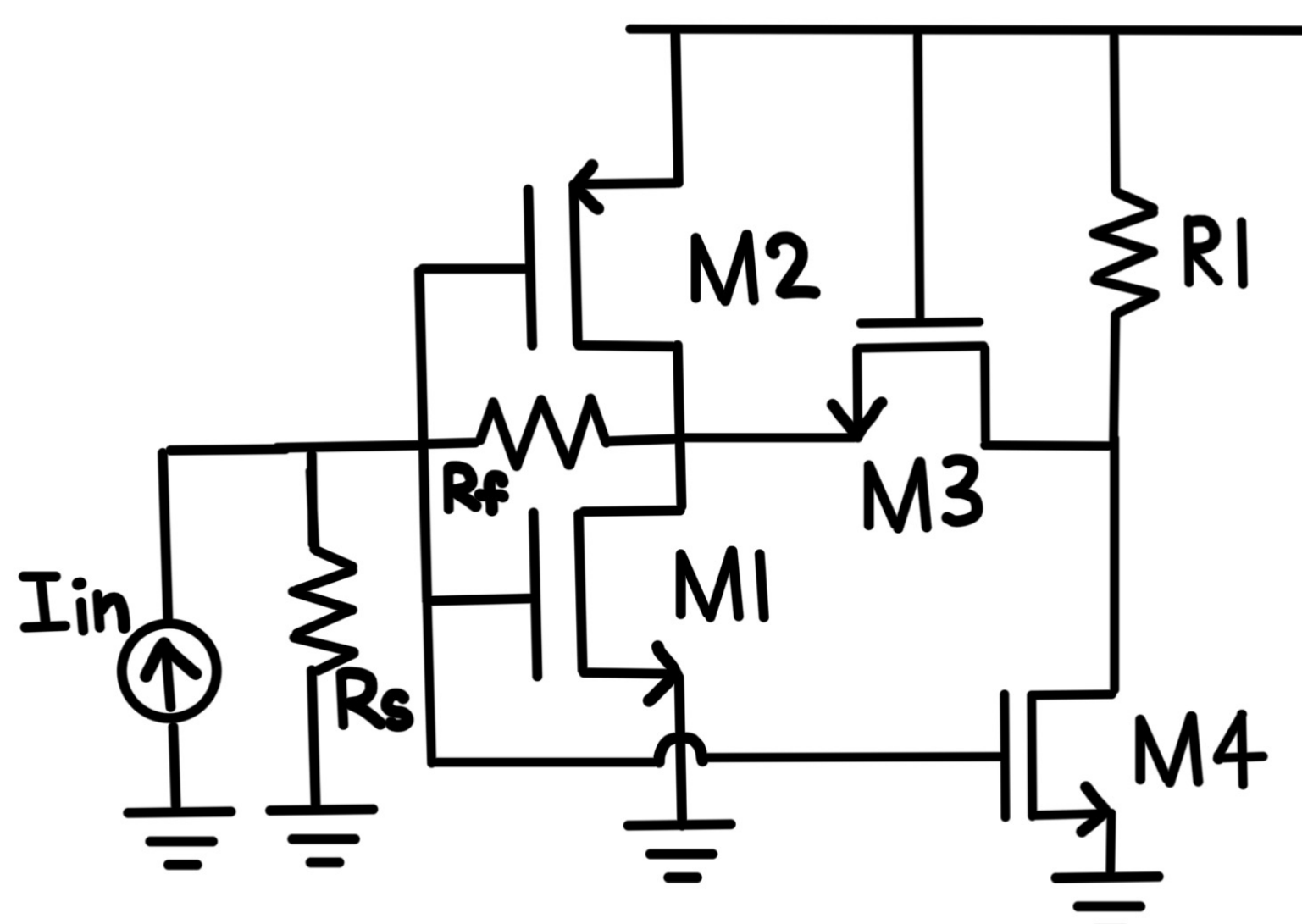
item	value
gain	2.4043kΩ
bandwidth	128.4974MHz
power	6.748mW
Noise current at input node	3.0149pA

原始轉阻放大器及雜訊消除架構於輸入點所看到的原始元件雜訊值

current noise at input by each element	TIA	noise cancel structure
Rf	2.89267pA	2.7977pA
M1	0.18921pA	0.09279pA
M2	0.14729pA	0.036003pA
total of the above elements (平方相加開根號)	2.9308pA	2.8287pA

最終架構

經調整後最終使用的電路架構：



結論

此電路架構整體之優缺點

優點：對於場效電晶體上的雜訊消除有明顯成效
缺點：頻寬的範圍相對受限且較小。

Reference

- [1] Amir Bozorg, Student Member, IEEE, and Robert Bogdan Staszewski, "A 0.02–4.5-GHz LN(T)A in 28-nm CMOS for 5G Exploiting Noise Reduction and Current Reuse," IEEE Journal of Solid-State Circuits, Vol. 56, No. 2, Feb 2021, pp. 405
- [2] Duran Leblebici, Yusuf Leblebici, "Fundamentals of High Frequency CMOS Analog Integrated Circuits", Second Edition, pp. 259