

國立清華大學 電機工程學系

實作專題研究成果摘要

A Low Noise EEG/ECG Signal Readout
Front-End and An ECG Motion Artifact
Analog Detector

EEG/ECG 低雜訊前端電路及類比心電訊
號動作雜訊干擾偵測器

專題領域：系統領域

組 別：B377

指導教授：鄭桂忠

組員姓名：曾邁、陳柏諺、廖子瑜

研究期間：112年2月1日至113年1月底止，共12個月

摘要

隨著電子產業技術的不斷進步，醫療儀器也微縮為可以隨身攜帶而不影響日常生活的裝置。其中，前端低雜訊生物訊號電路的關鍵在於放大微弱生物訊號並避免雜訊干擾。本專題以 TSMC 90nm COMS 標準製程重現「應用於遠距醫療攜帶式生醫訊號擷取系統之 EEG/ECG 低雜訊前端電路及類比心電訊號動作雜訊干擾偵測器」(黃韋智，2013) 中所提出的低雜訊前端電路與類比心電訊號動作雜訊偵測器架構，採用截波穩定技術與擁有高共模互斥比的全差動電流平衡式儀表放大器以降低雜訊，並利用心電訊號與貼片－皮膚介面阻抗的動作雜訊干擾偵測器，可以做為後端數位處理器中的調適性濾波器的控制訊號，減少因為在動作雜訊時的運作而產生的功率消耗。

1. 研究背景與動機

伴隨著電子產業技術的發展越趨成熟，人們對於醫療的生活品質更趨講究，會希望能以不影響日常生活的情況下進行需長時間觀察的慢性病監測，從原本只能固定在醫療場所的龐大儀器，轉變為可以隨身攜帶的裝置。因此，偵測各類生醫訊號的系統電路越來越多，帶動了生醫晶片的討論度。

本專題透過重現「應用於遠距醫療攜帶是生醫訊號擷取系統之 EEG/ECG 低雜訊前端電路及類比心電訊號動作雜訊干擾偵測器」(黃韋智, 2013) 的架構，以顛倒的方式偵測並放大 EEG (腦波訊號)/ECG (心電訊號)。由於這些訊號十分微弱，容易受雜訊影響，因此須以低雜訊的設計做考量，同時為了減低攜帶式裝置的電池更換頻率，也必須以低功耗為設計的出發點。此外，當皮膚受到壓力擠壓或拉扯時，電位會改變，進而影響目標訊號的讀取，此等影響稱之為動作雜訊干擾 (Motion artifact)。為了消去動作雜訊干擾的影響，常使用數位調適性濾波器演算法，然而不間斷的使用此演算法會造成很高的功率消耗，因此希望透過類比前端的動作雜訊干擾偵測器來控制後端數位調適性濾波器的使用時機，節省在長時間正常監測生醫訊號時調適性濾波器的非必要使用所造成的功耗。

1.1 動作雜訊偵測說明

透過顛倒擷取心電訊號在量測時容易受到的雜訊主要為動作或肌肉造成的動作雜訊。動作雜訊造成的原因很多，主要是動作造成的肌電訊號、電極線拉扯以及動作造成電極與皮膚間磨擦。動作雜訊相較其他雜訊難以處理的原因是動作雜訊的頻帶範圍與心電圖的 QRS 波群的頻帶以及波形十分相似，摻雜在心電訊號內，容易造成偵測錯誤。此外動作雜訊是由人造成的，沒有一定的規律性，因此處理動作雜訊干擾的演算法較為複雜。

但因為傳統的濾波器只能濾除特定頻帶以外的雜訊，而動作雜訊與 QRS 波群的頻帶幾乎重疊，因此在一個普遍且有效消除這種隨機動作雜訊的方式便是使用數位調適應性濾波器演算法來消除干擾。

調適應性濾波器的基本概念為在訊號特性隨著時間改變下，濾波器的轉移函數也必需隨著時間改變，以此濾除不需要的雜訊。藉由產生一個反雜訊的訊號，來減低消除主要雜訊。此方式需要一個額外與量測的生醫訊號無關但和動作雜訊發生有關的訊號，作為演算法中的參考雜訊訊號。

其中，我們使用電極-皮膚介面阻抗變化訊號作為和動作相關但與心電訊號無關之訊號。此架構不僅利用電極-皮膚介面阻抗變化訊號作為後端心電訊號雜訊干擾消除演算法的參考訊號，也以此訊號定義發生動作雜訊的區間進而作為下級電

路的控制訊號，與類比心電訊號動作雜訊干擾偵測器，來增加後端數位調適應性濾波器演算法運算的能源效率，以及增加診斷準確率等用途。

由於會干擾心電訊號造成擾動的原因並不單因為動作雜訊，例如呼吸、電源線干擾均會造成心電訊號擾動，因此單就心電訊號的變化來判讀動作雜訊干擾的發生是不夠的。同時經由監測心電訊號變化以及透過監測電極-皮膚介面阻抗變化，來判斷動作雜訊干擾的發生，唯有當偵測到心電訊號及電極-皮膚介面阻抗同時改變，才會視為發生動作雜訊。

2. 研究方法

2.1 架構簡介

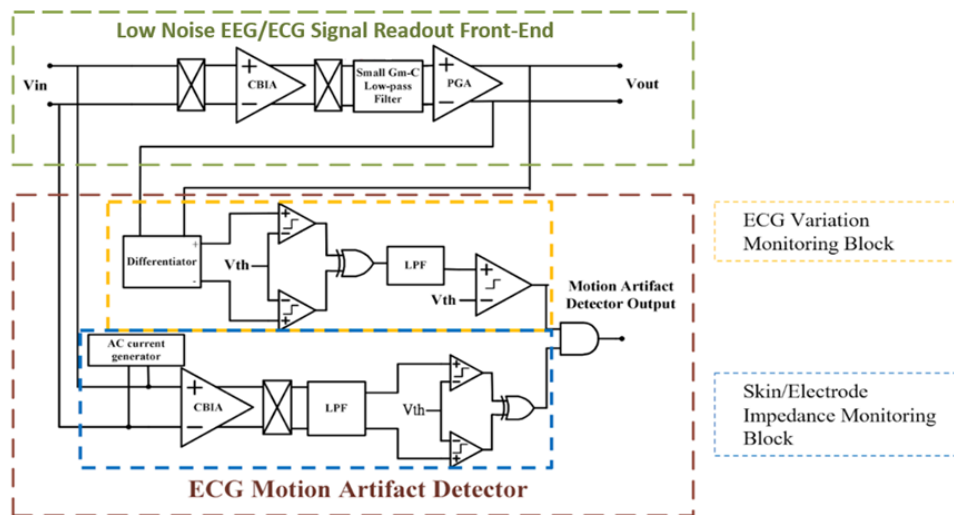


圖2.1 整體架構方塊圖

(Reference:[1])

本專題中的前端電路包含三個主要路徑：腦波與心電訊號擷取、心電訊號變化偵測，以及皮膚阻抗訊號變化偵測。

腦波與心電訊號擷取的部分包含一個電流平衡式儀表放大器、一個低轉導電容低通濾波器跟一個可變增益放大器。由於目標訊號振幅微弱，因此前端放大器的雜訊表現尤為重要。電流平衡式放大器的優點在於其增益只與輸出輸入電阻比值有關，且其共模互斥比（CMRR）只與電路本身電晶體匹配程度有關，再加上電路結構相對簡單，有利於低雜訊設計，以及高輸入阻抗等種種特性，使得此架構十分適合低雜訊低功耗的生醫電路。在低通濾波器的部份，考量到腦波與心電訊號的頻帶需要較大的時間常數，傳統的交換式電容濾波器難以達成，故此專題選擇以低轉導放大器來達成足夠大的時間常數。為了達成低轉導及好的線性度，

使用了電流分流、電流消除以及源極衰退技術來實現。針對不同的生醫訊號，使用可變增益放大器來選取適當的放大倍率以免訊號飽和失真，並使用的是電容回授式結構，透過偽電阻架構來與回授電容來達成較低的高通截止頻率。

心電訊號變化偵測的部分包含微分器、比較器以及低通濾波器。我們的目標是透過監控心電圖中 QRS 波群出現頻率的變化，來判斷心電訊號是否發生變化。若將心電圖波形轉換成數位的圖像，其中心電訊號的 QRS 波段會被表示為數位值 1。接著使用低通濾波器將這個數位信號轉換為直流值。如圖二（1）所示，當 QRS 波的出現頻率幾乎相同時，將呈現穩定的直流值。然而，當心電訊號受到干擾而影響了 QRS 波時，這個直流值也會變化，藉此我們可以判斷干擾發生的區間。然而，僅僅比較 QRS 波的振幅，不能完全準確地偵測心電訊號的變化，如圖二（2）顯示，干擾會導致心電訊號劇烈上下跳動或振幅大幅度變化。因此，在比較器之前添加一個微分器，透過檢測在干擾時心電圖的斜率劇烈變化，我們可以區分正常的心電訊號和受到干擾的區域，以明確捕捉到受到干擾的心電圖的特徵，從而提高偵測效率。

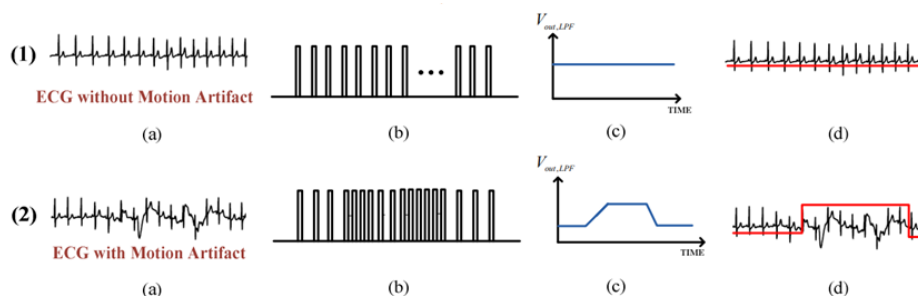


圖2.2 心電訊號偵測變化原理圖

(1) 未受動作雜訊干擾 (2) 受動作雜訊干擾

(Reference:[1])

皮膚阻抗訊號偵測部分包含交流產生電路、電流平衡式儀表放大器、調變器以及低通濾波器。當在電極貼片與皮膚因為接觸不良或受到按壓時，量測到的訊號會失去準確性；同時，動作雜訊的發生也與電極－皮膚界面的阻抗訊號有關，因此前端電路以電極－皮膚界面的阻抗訊號（位於低頻， $< 10\text{ Hz}$ ，且變化量約為 $10\text{ k}\Omega$ 等級）作為偵測動作雜訊的其中一種方法。由於這個電路系統與感測電極直接相連，為了避免干擾生醫訊號的擷取與放大，這裡同樣使用截波穩定電路架構與低雜訊放大器，以交流電流將阻抗訊號調變至高頻並放大，放大後再經過解調讓阻抗訊號回到低頻。在解調時被調變至高頻的生醫訊號接著便可以利用低通濾波器消除，而剩下的阻抗訊號經由比較器與閾值做比較後即為此電路對於動作雜訊發生與否的判斷結果。整體架構如下圖所示。

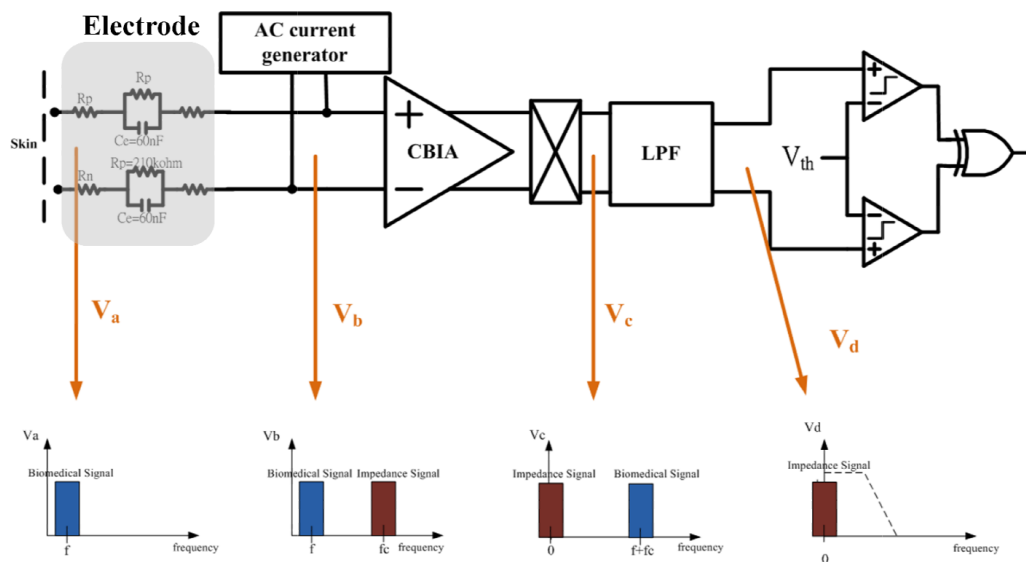


圖2.3 皮膚阻抗訊號偵測變化原理圖

(Reference:[1])

3. 研究結果

3.1 全差動電流平衡式儀表放大器 CBIA

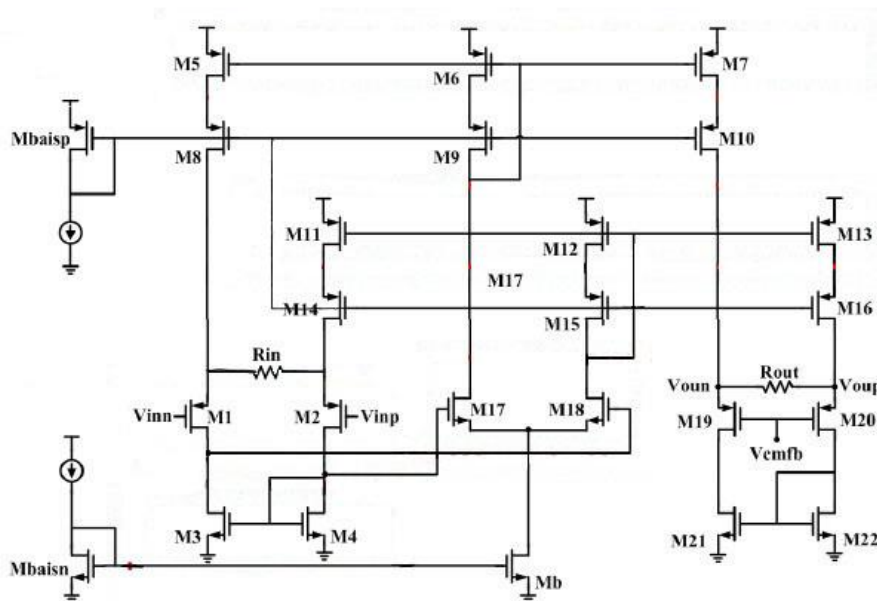


圖3.1 CBIA 第一版架構

(Reference:[1])

這次專題中我共嘗試了兩版的 CBIA 的架構。第一種是 M4 為 diode connected 的版本。此版本在 M3、M4 處相當於雙端輸入轉單端輸出，M17 一支主要是供 M18

一支比較電流差異用。然而此版在 M3、M4 沒有做 CMFB 的話很難讓 common mode 的電流相同，我預設的電流是 1uA，然而，DC gain 也只有 29.3dB，距離理想中的 $\text{gain } R_{out}/R_{in}=100=40\text{dB}$ 有點差距。

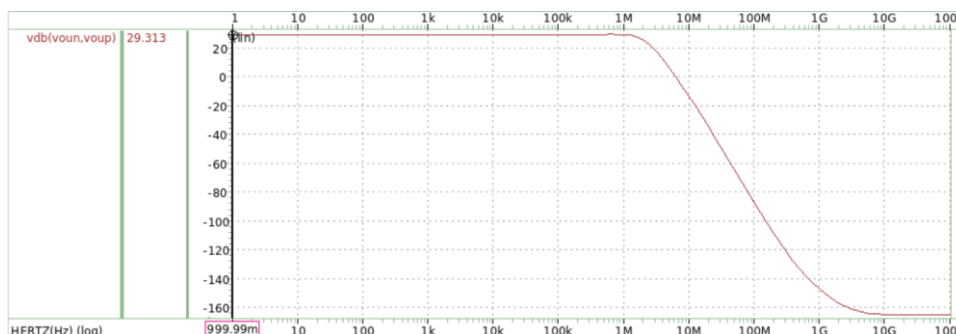


圖3.2 CBIA 第一版 AC response

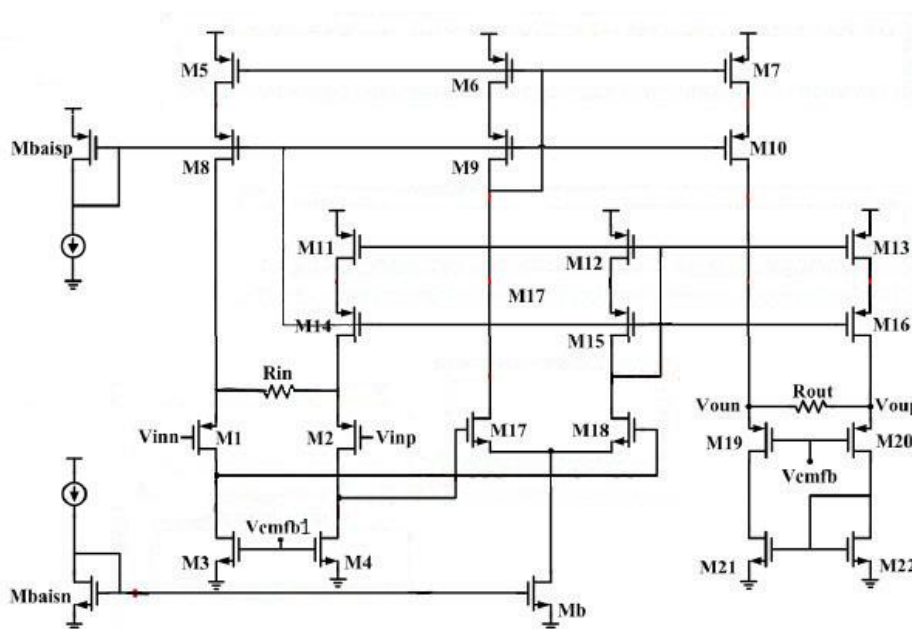


圖3.3 CBIA 第二版架構

第二版是把 M4 的 diode connect 拆掉，並再接上一個 CMFB 回授的版本。此版本雖然在 common mode 下的電流是相同的，但是無法調到預定的 1uA。我推測是我的 CMFB 沒有做好，因為 output 並沒有被收斂在 0.5V，而是多了 13mV。此版增益比第一版還低，只有 12.7dB。兩版的 CMFB 都是使用如圖的 DDA 架構。

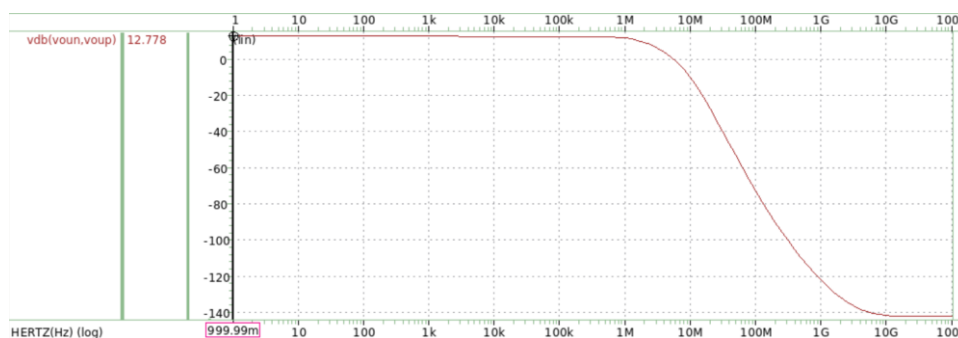


圖3.4 CBIA 第二版 AC response

3.2 全差動交換式電容微分器

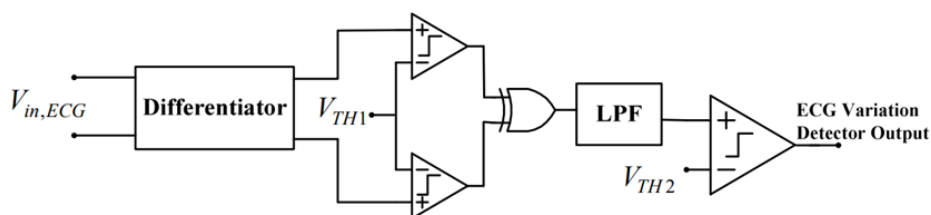


圖3.5 心電訊號變化量測的電路方塊圖

從前端電路偵測到心電訊號ECG後，如前面架構簡介所述，單純比較QRS波的振幅，不能準確地偵測心電訊號變化，因為雜訊干擾會導致心電訊號劇烈上下跳動或振幅大幅度變化。因此，在比較器之前添加一個微分器，透過檢測心電圖斜率的劇烈變化來判斷動作雜訊的發生。微分器的後端利用兩個比較器來偵測變化，如此一來在差動訊號下可以確保超過閾值的原因為訊號的改變，而發共模訊號的增加。這裡的微分器採用交換式電容微分器電路，減少為了達到較大的時間常數所需要的電容面積。

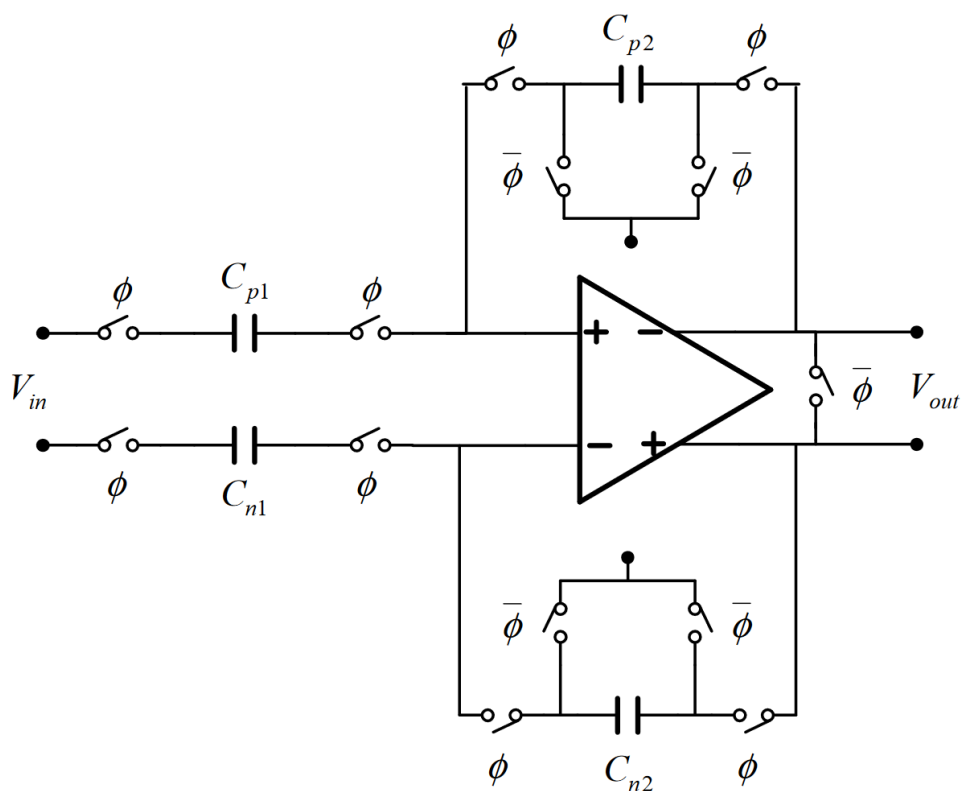


圖3.6 交換式電容微分器

(Reference:[1])

裡面的運算放大器採用米勒傳統放大器，動作雜訊的頻寬為10kHz，以及低功耗的考量下，供給電壓為1伏特之下，其規格訂定為bandwidth = 10kHz、以及Power<5uW。

其中，由於後端要接兩個比較器，因此須將傳統米勒放大器改為雙端輸出，且為了增加phase margin使電路更穩定，多加了補償電容 C_3 、 C_4 。運算放大器的架構圖如下：

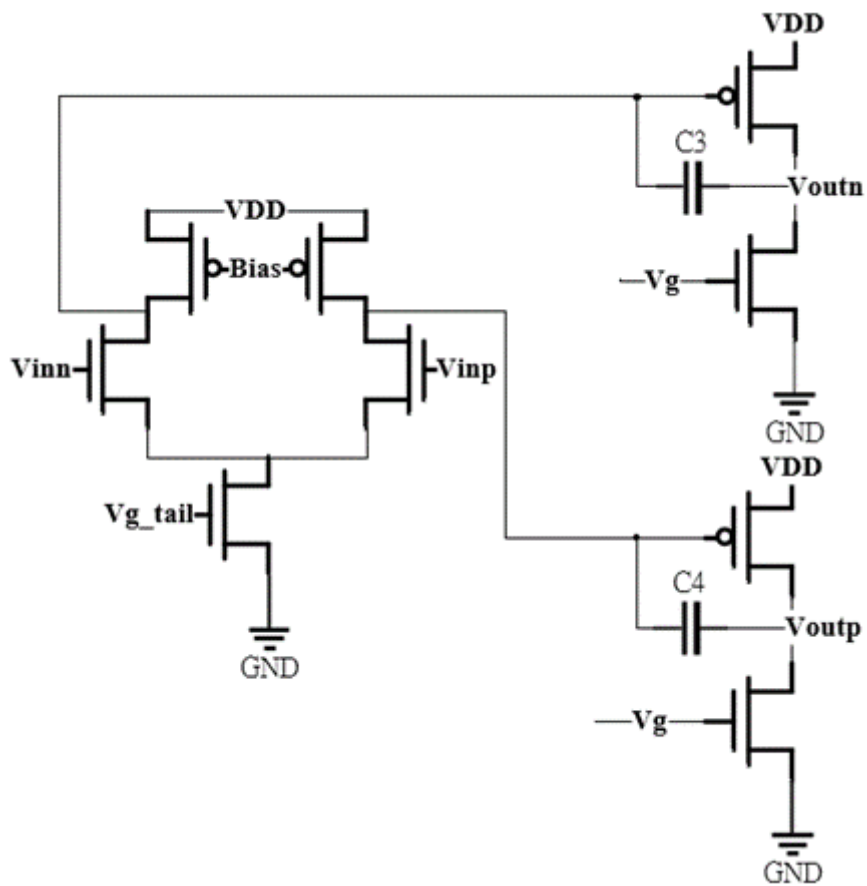


圖3.7 運算放大器架構

由於使用的是差動架構，因此需要設計共模回授電路(common mode feedback, CMFB)，採用的架構如附圖。

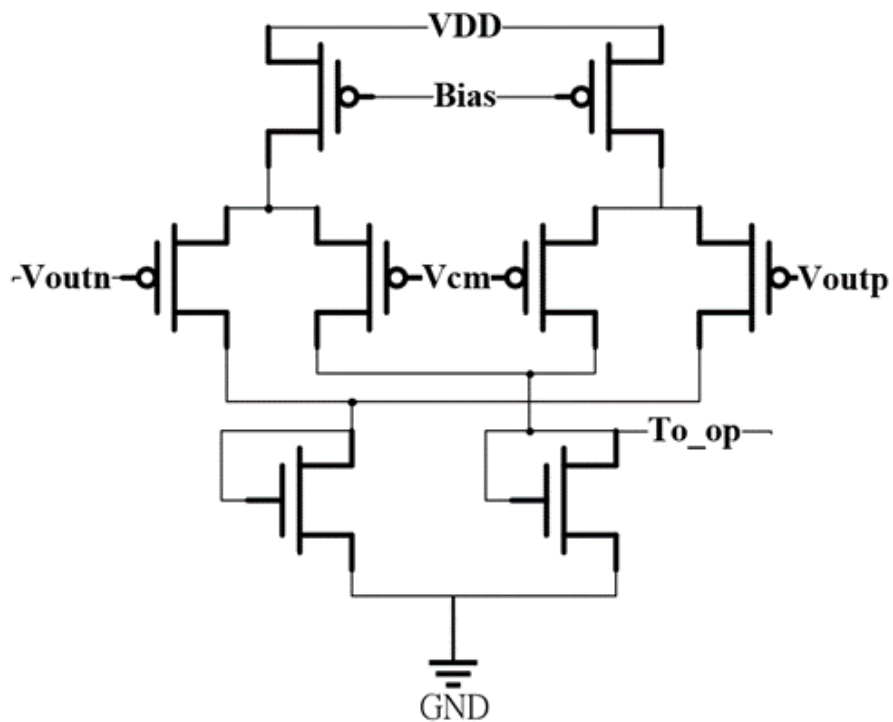


圖3.8 CMFB 架構

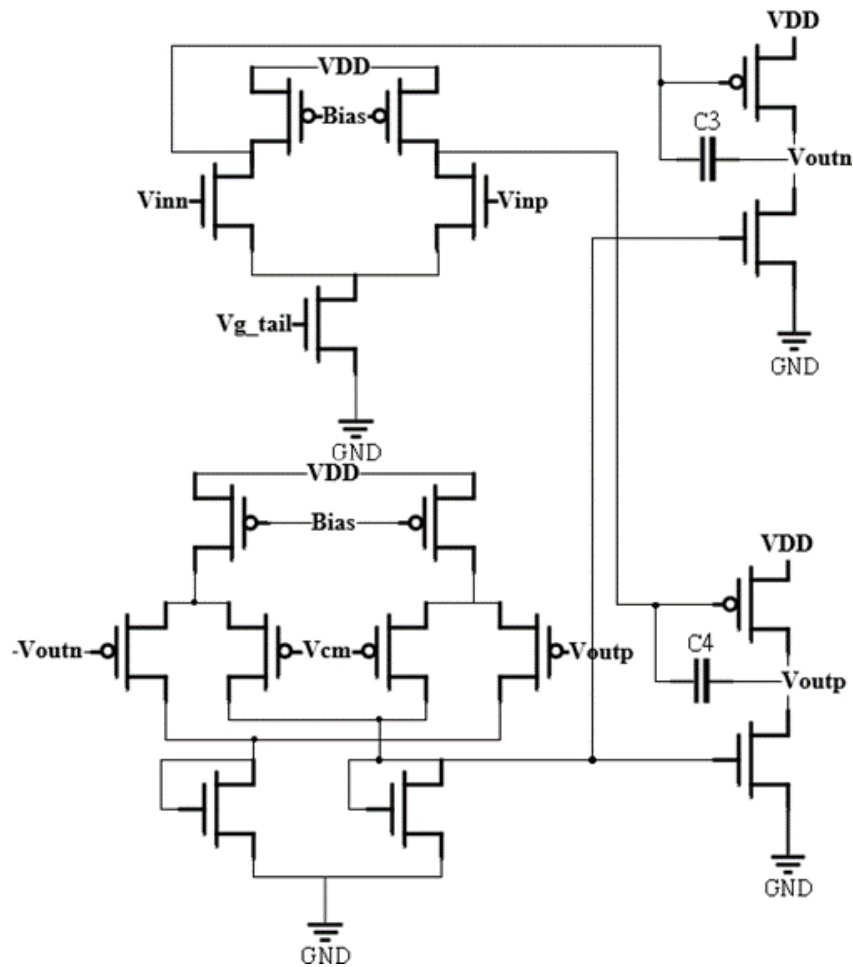


圖3.9 運算放大器與共模回授電路

下圖為運算放大器接上共模回授電路後，在負載電容 C_L 為1pF的情況下掛上0.5pF的補償電容 C_3 、 C_4 的模擬結果，phase margin大約為45度。直流增益大約為66.7dB，故在接上電容回授後能達成不錯的線性度。

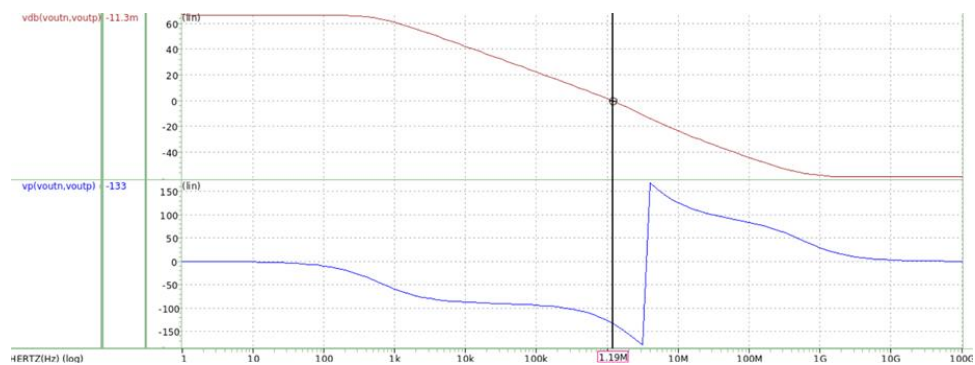


圖3.10 運算放大器+共模回授之模擬結果

共模回授電路的Bias點與原運算放大器的Bias點相同，To_op節點將連接到Vg作為回授點。接上電容回授後，整體的增益應為 C_{p1} 與 C_{p2} 的比值，取 $C_{p1} = 2\text{pF}$ 、 $C_{p2} = 50\text{fF}$ ，故close-loop gain = $C_{p1}/C_{p2} = 40(\text{V/V})$ 。如圖，開關由反向時脈 ϕ 、 $\bar{\phi}$ 來控制，並透過transmission gate來達成。

為了測試電路是否能正常運作，在正負兩端給予反向的sine wave，並觀察輸出結果是否會有90度的相位差，結果如下：

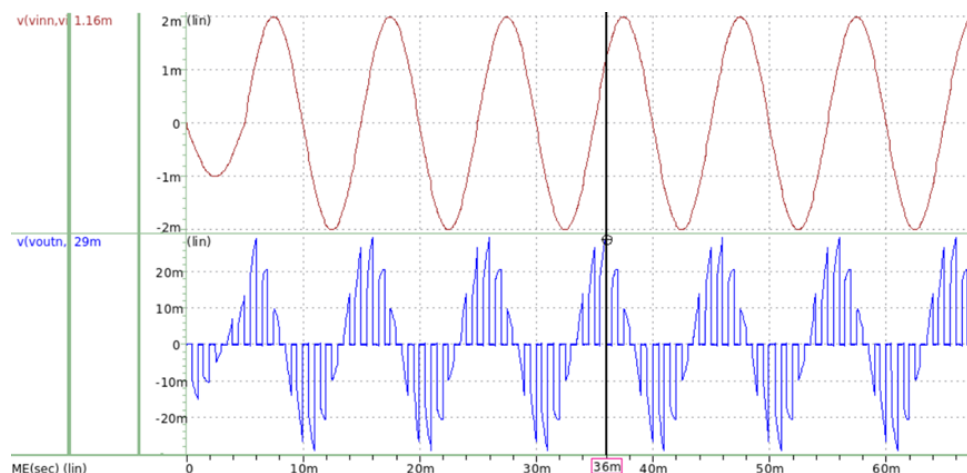


圖3.11 輸入與輸出波形圖以及功耗

扣除電路本身會造成一些delay，可以看到有呈現出具相位差的cosine wave。然而增益卻不如預期，大約只有15倍，並非預期的40倍。

電路中還有使用到低通濾波器，由於此低通濾波器在此的功用為計算一個平均值流值，截止頻率需要在非常低頻的位置，為了降低轉導值，分別使用了電流分流以及電流消除等方法。整體濾波器架構以及其中的轉導運算放大器採用的架構如下：

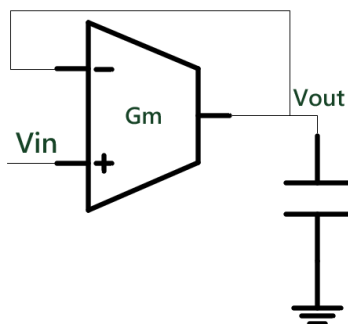


圖3.12 濾波器架構圖

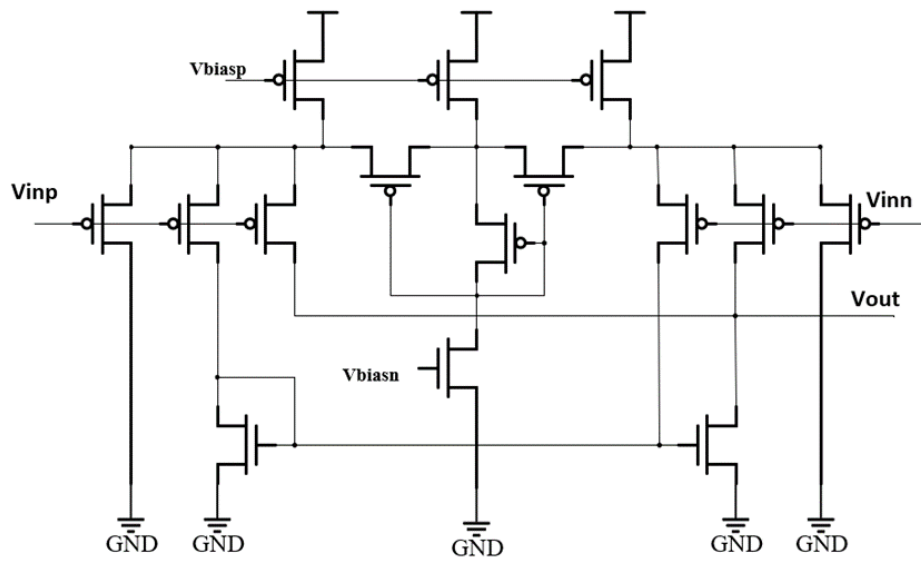


圖3.13 轉導運算放大器架構圖

其頻率響應如下，高通轉角頻率為10Hz：

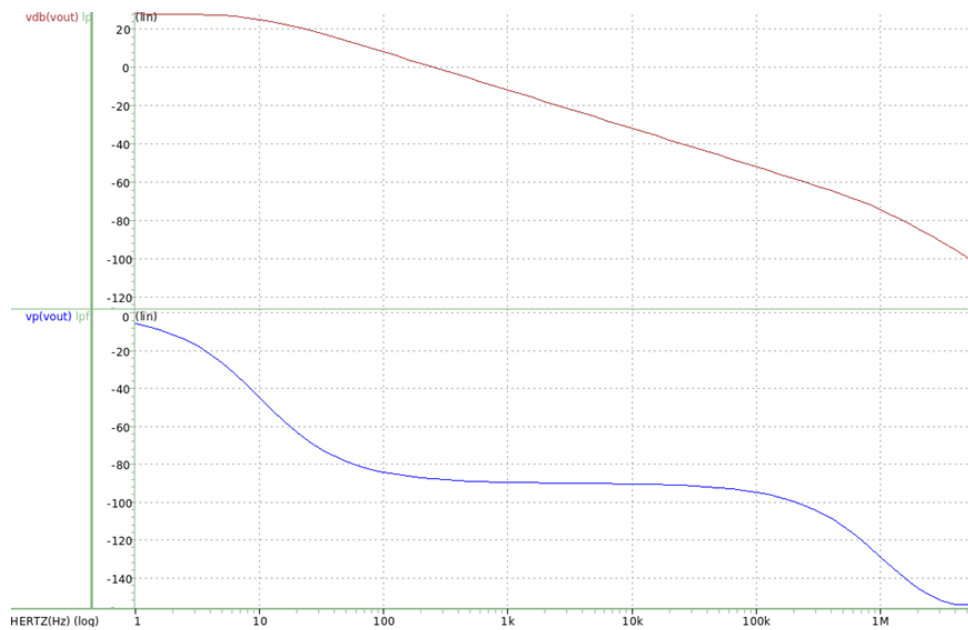


圖3.14 低通濾波器頻率響應

3.3 連續性低功耗比較器

在這個架構中包含了五個比較器，因此採用了連續性的低功耗比較器來降低整體的功率消耗，電路架構如圖十九所示。我們可以利用下列式子表示比較器的功能：

$$V_{out} = \begin{cases} 1, & V_{inp} > V_{inn} + V_{hys+} \\ 0, & V_{inp} < V_{inn} - V_{hys-} \end{cases}$$

其中 V_{hys+} 與 V_{hys-} 用於描述比較器的解析度。在小於一微瓦的功率消耗下，我們要求 V_{hys+} 與 V_{hys-} 小於一毫福特，且輸出延遲小於十微秒。

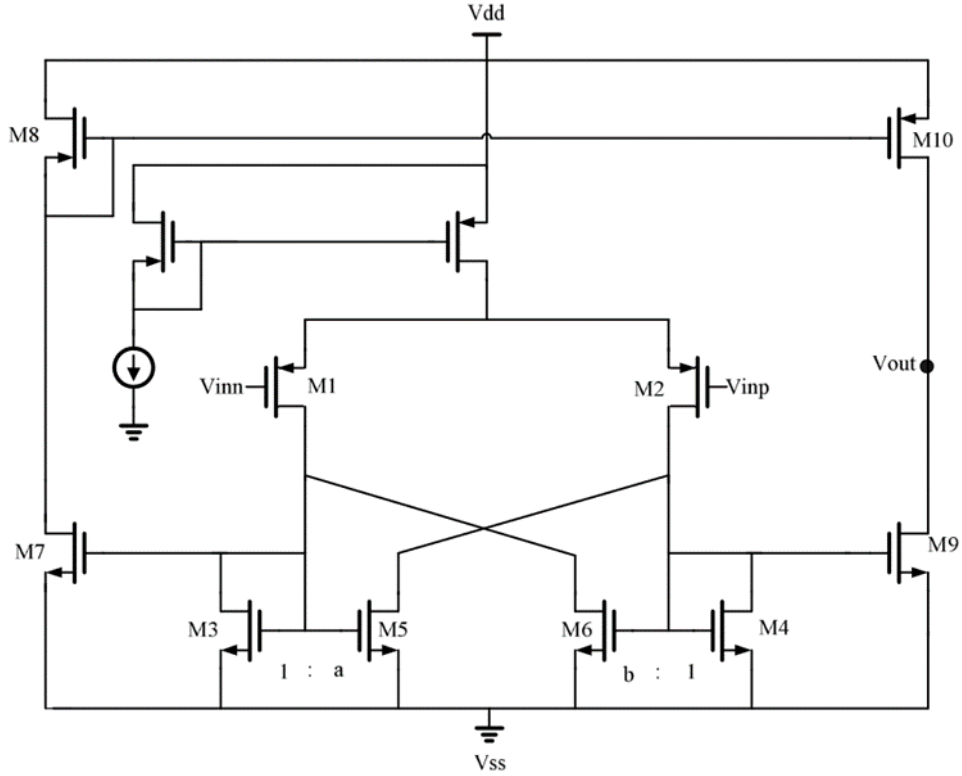


圖3.15 連續性低功耗比較器

由於 V_{hys+} 、 V_{hys-} 可以表示為

$$V_{hys+} = \sqrt{\frac{2I_{bias}}{\mu C_{ox}(W/L)_{1,2}}} \times \frac{\sqrt{a} - 1}{\sqrt{a} + 1}, \quad V_{hys-} = \sqrt{\frac{2I_{bias}}{\mu C_{ox}(W/L)_{1,2}}} \times \frac{\sqrt{b} - 1}{\sqrt{b} + 1}$$

我們將 M3、M5、M7，以及 M4、M6、M9 的比例設計為 1 : 1 : 4，以增加比較器的解析度並增加最大輸出電流，降低輸出延遲。

在整體電路中，各個比較器的閾值會因為輸入訊號而有不同，因此在模擬中我們設定了數個直流電壓作為閾值，並將輸入電壓設為以閾值為中心，震幅為一毫福特的方波。比較器的電壓與功率模擬結果如圖二十所示。

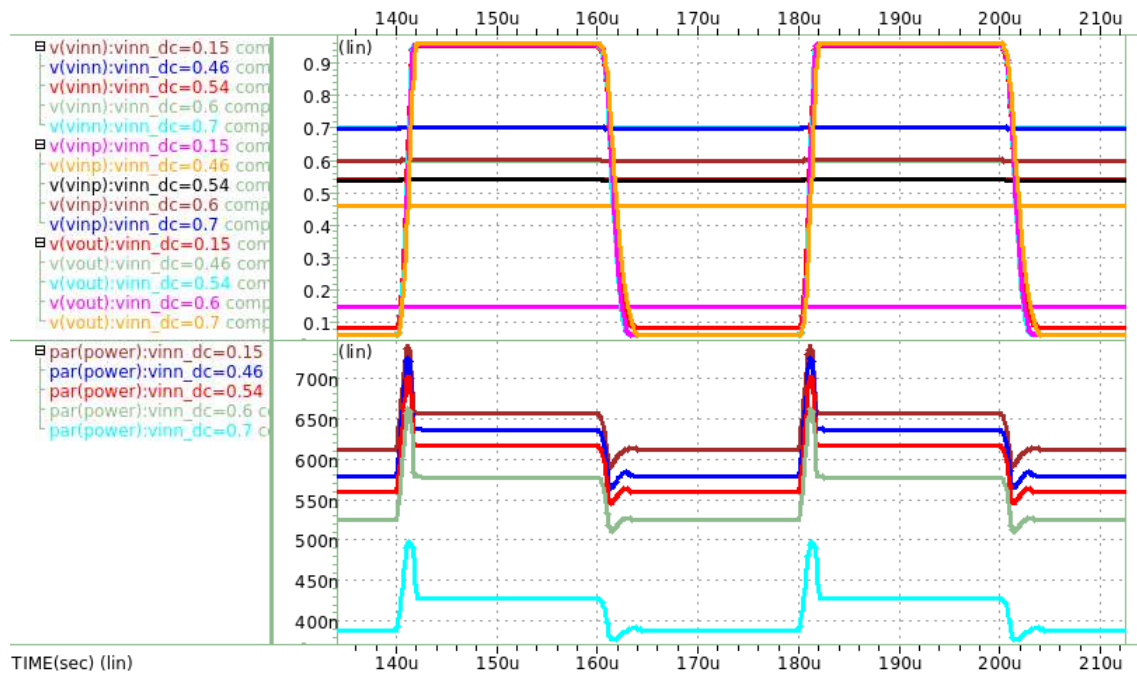


圖3.16 比較器模擬結果（上為輸入輸出電壓，下為功率）

4. 總結

本篇專題報告利用 TSMC 90nm CMOS 標準製程以1伏特的電源電壓進行模擬，重現擷取腦波訊號與心電訊號的低雜訊前端電路以及類比心電訊號動作雜訊干擾偵測器。主要路徑目前正在改善 CBIA 的增益和 CMFB，以及調整雙端版的低通濾波器的 CMFB。心電訊號變化偵測路徑目前擁有能運作的微分器以及足夠低頻的低通濾波器，目前嘗試降低微分器在增益方面的衰減，以及降低低通濾波器所外掛的電容值。皮膚阻抗訊號偵測路徑利用與主要路徑中的相同的 CBIA 與 CMFB 電路，在與主要路徑整合後，便可以進行完整路徑的訊號模擬。

5. 參考文獻

- [1] Wei-Chih Huang, "A Low Noise EEG /ECG Signal Readout Frond-End and An ECG Motion Artifact Analog Detector for Telemedicine Mobile Biomedical Signal Acquisition Systems," National Tsinghua University, Jun 2013.
- [2] Rui Martins, Siegfried Selberherr, and Francisco A. Vaz, "A CMOS IC for Portable EEG Acquisition Systems," IEEE Transactions on Instrumentation and Measurement, Vol. 47, No. 5, Oct 1998.

- [3] S. Solis-Bustos, J. Silva-Martinez, F. Maloberti and E. Sanchez-Sinencio, "A 60-dB dynamic-range CMOS sixth-order 2.4-Hz low-pass filter for medical applications," in IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing, vol. 47, no. 12, pp. 1391-1398, Dec. 2000, doi: 10.1109/82.899631.

6. 心得

雖然在做專題之前，我們已經在大三的時候在積體電路設計導論及類比電路分析與設計這兩門課中有過許多電路實作的經驗，但真正開始實作後才發現原來過去課堂中的練習都還只是基礎而已，在設計時必須考慮 corner 及溫度對效能的影響，還要將 noise、mismatch 等非理想效應納入考量。此外，我們採用了 90nm 的製程，是與先前上課不同的製程。不甚了解各參數的情況下，我們碰上了不少的問題，例如發現 90nm 有嚴重許多的漏電流。我們過專題學到了許多類比電路的設計方法，例如：

1. 該怎麼訂規格：

這在我們先前課堂上做作業時毫無頭緒，現在則知道需要看供給電壓上限、製成參數以及應用等等來訂定自己的電路規格，舉生醫晶片為例，要先知道目標訊號在偵測時的大小為何，再依據供給電壓的上限來判斷需要多少的增益，過高也會導致訊號飽和被截斷，因而失真。

2. 從哪項規格出發來設計電路：

很多生醫晶片是需要攜帶在身上甚至植入體內的，故功耗顯得十分重要，若耗能過高，很可能會導致晶片周圍的人體組織灼傷進而潰爛，因此我們是由總電流的角度來思考。另外，由於電路的各個部分是由小組中的三人分別合作，因此其中的基本結構，例如電流鏡必須最先設計出共同的尺寸與最小電流單元，讓最後的設計可以順利組合成完整的系統。

3. 設定極點的位置：

在做微分器時，採用了一個 2-stage 的架構。起初設計完一顆運算放大器時，僅注意增益是否足夠以及電流的流量，並沒有考慮到 phase margin 的問題。在設計完第一版後，發現 phase margin 僅只有 10 度左右，穩定性遠遠不足的情況下，我試著將補償電容放入電路中一二級之間。然而這麼做卻並沒有改善我的穩定性，我才發現 pole 的位置非常重要：若要透過頻率補償方式增加穩定性，第一級的 pole 必須為 dominant pole，如此一來加入補償電容才能確實將第一級 pole 往低頻移、第二級

pole往高頻推，達到pole splitting才能增加phase margin。

4. gm/Id 法：

gm/Id法是在設計電路時，評估MOSFET效能的一種方法。由於製程逐漸進步，短通道效應等非理想效應使得square-law無法精確地描述元件特性，且在製程檔中也無法查到某些參數，因此透過此方法可以取得一些真實表現元件特性的參數，因此能更貼近腦內預想的設計。還可以藉此法來估計電流使用效率，並查看spec.是否有可能達成。

上述列出了我印象最深刻的設計方法，此外還有許多在課堂上學過的東西，例如補償電容會經過米勒效應而大幅增加、CMFB電路的重要性、MOSFET的參數根據size的不同而變化的趨勢等等，實際應用在電路上，讓我更加理解先前學習過的東西，並且對類比電路設計有了新的看法。