

國立清華大學 電機工程學系

實作專題研究成果摘要

A Low-Noise Amplifier with V/I
Converter Applied to Front-End ECG
Signal Detecting Application

應用於穿戴式心電圖測量裝置前端之
低雜訊放大器暨電壓電流轉換器

專題領域：系統領域

組 別：B478

指導教授：鄭桂忠 教授

組員姓名：謝承佑、溫宸楷、湯曜維

研究期間：2024 年 2 月迄今

Abstract

With the progression of biomedical technology and the improvement of personal health consciousness, the importance of integrated circuits in biomedical applications has grown steadily. Since the ECG(Electrocardiogram) is the key to assessing heart health, there are more and more applications for ECG measurement on the market. Among these applications, the biomedical signal amplifier in the front end plays a crucial role.

This project aims to achieve the analysis of the ECG signal. It applies a 2 stage structure including LNA(Low-Noise Amplifier), V/I converter(voltage to current converter) and other components such as pseudo resistors and CMFB(common mode feedback). Concerning the amplitude of ECG signal, this project is designed to sustain the input voltage up to $8mV_{pp}$ to meet the requirements of different ECG signals. Regarding the frequency range, this project targets a bandwidth from 500mHz to 1kHz to encompass the typical frequency range of ECG signal.

The main topic in this project is the low-noise amplifier (LNA), with significant effort dedicated to improving the common mode rejection ratio (CMRR). Enhancing CMRR helps to suppress external noise, especially those from the human body itself, allowing for the acquisition of a more precise ECG signal. In addition to the LNA, the V/I converter plays a role in transforming the signal from the voltage domain to the current domain. With the V/I converter, output dynamic range is less constrained by the power supply, enabling better sampling quality in the subsequent ADC stage.

Since this circuit is intended for wearable devices, minimizing power consumption is crucial to ensure long battery life. Concerning power consumption, we limit the voltage supply in this project to be 1(V) and restrict the current inside the circuit to be within the nano ampere range. Additionally, various factors in circuit design, such as area, stability, and noise, were carefully considered. This project references multiple research papers and explores different structures, including a common-mode feedback (CMFB) design that uses the bulk terminal as its input, to address the challenges encountered during development.

This topic use the T18 process from TSMC to realize our layout and to do the simulation. Based on the result of post-simulation, the bandwidth in our project is 293mHz~1.47kHz, the common mode rejection ratio (CMRR) is 176dB, the input refer noise is $31.14\mu V_{rms}$, the power consumption is $8.0952\mu W$ and the range of input voltage can be up to $9.2mV_{pp}$.

報告摘要

隨著生醫技術的進步與個人健康意識的提升，積體電路在生醫應用中的重要性日益增加。心電圖 (ECG) 是評估心臟健康狀況的重要工具。而市面上出現了越來越多的心電測量裝置，在這些裝置之中至關重要的是最前端的生醫放大器。

本次專題主要針對 ECG 訊號的特性，採用二級式的架構，包含 LNA (Low-Noise Amplifier)、V/I Converter (Voltage to Current Converter)，以及各級電路中的偏壓電路、pseudo resistor、CMFB 的設計。考量到 ECG 訊號的振幅範圍、頻率範圍，本次設計的放大器可以承受最大 $10mV_{pp}$ 的輸入訊號振幅以配合不同患者心電圖的情況。頻率範圍則為 $500mHz - 1kHz$ 以涵蓋 ECG 訊號的常見頻帶。

LNA 作為本次專題的主軸，我們著重在共模抑制比 (CMRR) 的設計，將外界環境造成的噪音濾除，ECG 訊號可以被 LNA 放大，以提高心血管疾病的診斷準確性。V/I Converter 將 LNA 的輸出電壓訊號轉為輸出電流訊號，以提高 output dynamic range，對於後面的 ADC 會有更好的取樣效果。

由於生醫電路將應用於可穿戴式裝置上，考量到續航力的問題，因此將 power supply 訂為 $1V$ ，也同樣將電流設計在奈安培 (nA) 等級，以減少功耗。另外必須考慮到電路面積、穩定性、噪音等等的需求及 trade-off，加上精密製程下不同 region 及非理想效應帶來的影響，我們參考了多篇論文

，嘗試了不同架構，包含由 bulk 作為輸入的 CMFB，解決了 LNA 輸出的輸出電壓不穩的問題。

本次專題使用 TSMC 180nm 的製程實現，根據 post-simulation 的結果顯示，我們的頻寬是 $293mHz - 1.47kHz$ ，CMRR 的大小約在 $176dB$ ，而 post-simulation 量測的結果中，input refer noise 約為 $31.14\mu V_{rms}$ ，power consumption 約為 $8.0952\mu W$ ，input voltage swing 可以乘載 $9.2mV_{pp}$ 的訊號輸入。

目錄

一、 研究目的及動機.....	1
二、 研究方法.....	1
三、 架構介紹.....	2
3.1 LNA.....	2
3.2 CMFB.....	3
3.3 V/I Converter.....	4
四、 實驗結果.....	5
4.1 LNA.....	5
4.2 V/I Converter.....	5
五、 總結.....	7
六、 心得感想.....	7
七、 參考文獻.....	8

一、 研究目的及動機

現代人習慣精緻的飲食，再加上忙碌的生活作息。根據衛福部的統計資料，台灣 112 年的十大死因中，心臟疾病高居第二，僅次於癌症，顯示台灣對於心臟醫療相關的需求日益漸增。由於半導體技術的發展成熟，醫療用途之生醫晶片也蓬勃發展。可戴式的心電量測裝置對於醫療場所來說增添了許多便利性，不再需要一龐大機器固定在醫院內。

本次專題重現了[2]的架構，以接觸皮膚的方式偵測並放大 ECG 訊號。由於 ECG 的信號強度微弱(0.5mV – 5mV的振幅)，容易受到外界雜訊影響，所以我們在參考論文時，特別注意能有效提高 CMRR 的電路架構，使病症的判斷更準確，減少誤判發生的機率。

另外為了減少可戴式心電圖裝置內電池的更換率，我們必須降低 power supply 以減少功耗。然而，這樣的考量會導致輸出的動態範圍降低，對於後續進行的訊號處理是不利的現象。由於每個患者的身體狀況不一，我們加入了 V/I Converter 的架構，使變成電流輸出訊號以增加動態範圍，同樣有利於病症的判斷。

二、 研究方法

一開始先參考論文並討論架構，再來根據論文的設計考量與自己的考量做比較，訂下電路規格並設計符合規格之電路，並同時優化電路。Pre-simulation 皆完成後開始進行 layout 實作。最後進行 post-simulation，確認模擬結果符合規格。若不符，則返回檢查 layout 可能產生之非理想效應並改變佈局。在必要時也會重新進行 pre-simulation，在眾多規格的考量之中達到平衡。

架構簡介：

我們的整體架構是希望建構一心電感測裝置的前端電路，包含了 LNA 以及 V/I converter，而整體的操作模式如 Fig. 2-1 所示。

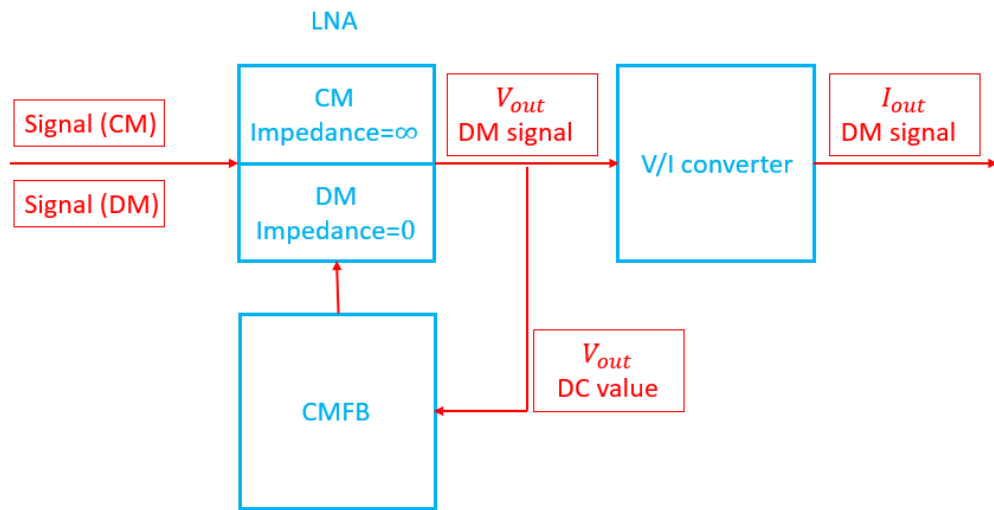


Fig. 2-1 整體架構之運作

三、架構介紹

3-1. LNA

此次專題的 LNA 是由 OTA 以及電容正負回授所組成之架構，以達到 band pass filter 的效果，如圖 Fig. 3-1-1.。

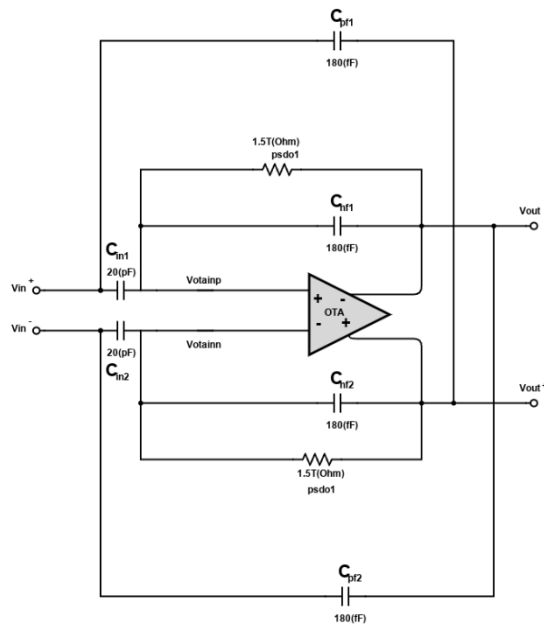


Fig. 3-1-1. LNA 電路架構[2]

LNA 的 high-pass cutoff frequency 和 low-pass cutoff frequency，如下式所示

$$F_{high} = \frac{1}{2\pi R_{pseudo(2)} C_{NF1(2)}} \cdot F_{low} = g_m / (2\pi A_V C_{C1(2)})$$

而 LNA 的 mid-band gain A_V 則主要由 input capacitor $C_{IN1(2)}$ 和 negative feedback capacitor $C_{NF1(2)}$ 之間的比值決定。由於我們需要達到約為 mHz 級距的 low-pass cutoff frequency 我們需要使用一顆約為 10^{12} ohm 級距的電阻，因此選擇利用 PMOS pseudo resistor，如圖 Fig. 3-1-2. 來達到需求，同時此電阻也可以提供 OTA 的 input 端點一個控制 DC 電壓的路徑，避免 input 變成 floating point。

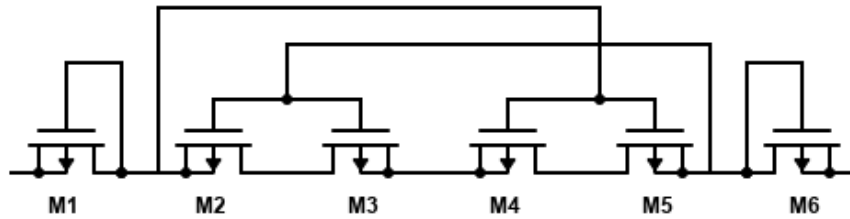


Fig. 3-1-2. Circuit diagram of pseudo resistor

3-2. CMFB

架構介紹：

於本次的設計之中，CMFB 的作用是將於 LNA 中的 OTA 之輸出電壓的 DC 值穩定在 0.55(V)，而由於作為主要回授對象的 OTA 之 gain 極大，因此在設計 CMFB 的時候需要極為注意其 gain 的大小，以免影響整個系統的穩定度，因此，我們採用的是以 body 作為 input，並且透過 body effect 的 transconductance 作為 gain 的來源的 CMFB，並且利用回授控制來調節 CMFB 整體的 gain，如 fig. 3-2-1. 所示。

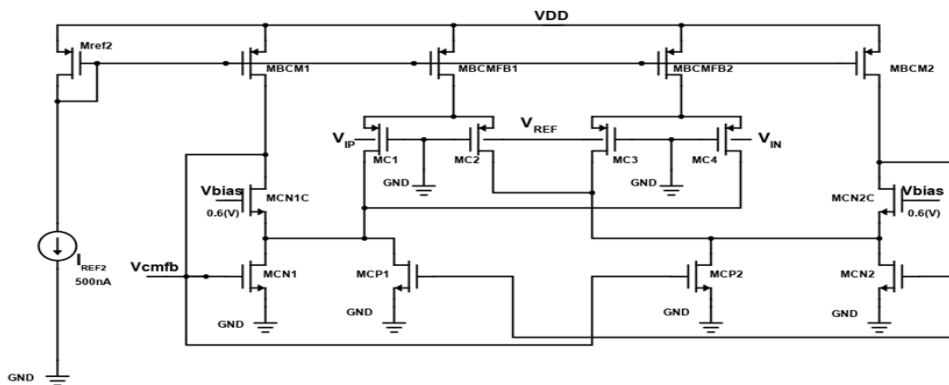


Fig. 3-2-1. 以 body 作為 input 之 CMFB 之架構[3]

經由分析我們可以得到此 CMFB 的 common mode gain 為式(a)，並且我們可以利用調整 MCN1 與 MCP1 的大小比例來調整其 gain。

$$GAIN = \frac{\Delta V_{CMFB}}{\Delta V_{CM}} = 2 \times \frac{g_{mb,MC1\sim4}}{g_{m,MCN1} - g_{m,MCP1}} \dots (a)$$

3-3. V/I converter

在標準的生醫晶片裡，前端的 LNA 電路後面會接 ADC 以將輸入的類比電壓訊號轉為數位訊號進行下一步的訊號處理。但本次專題是在一個低電壓的操作環境，所以 output voltage swing 會被電路的電源限制，若轉為電流訊號則可以增加 output dynamic range，對於後面 ADC 的取樣會有更好的效果。於是有了以下 Fig. 3-3-1 之電路架構。

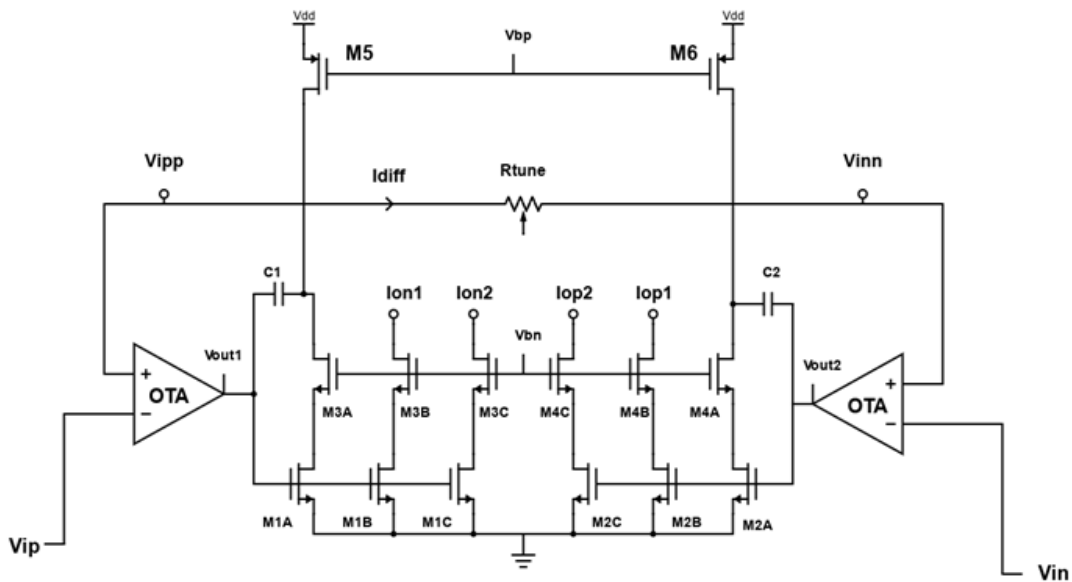


Fig. 3-3-1 V/I Converter 之架構[1][2]

Fig. 3-3-1 中，兩個 OTA 是將 LNA 的輸出訊號放大，而第二級的 common source stage 和 cascode 的結構是在增加 gain 的同時提供了轉為電流輸出的媒介。作為頻率補償電容，使 V/I Converter 的迴路穩定。OTA 在此封閉迴路扮演類似負回授的角色，最後會使兩個 OTA 的輸入訊號鎖在一起。定義為 V/I Converter 的 transconductance，根據以下公式：

$$I_{diff} = \frac{(V_{ip} - V_{in}) \times \left(\frac{A_V G_m G_{m3} r_{o1} r_{o3}}{1 + A_V G_{m1} G_{m3} r_{o1} r_{o3}} \right)}{R_{tune}} \cong \frac{(V_{ip} - V_{in})}{R_{tune}} = I_{op1} - I_{on1} [2]$$

上式中的分子是 closed loop gain，可以發現只要 DC gain (A_V) 做的夠大，那麼 V_{ipp}/V_{inn} 就會和 V_{ip}/V_{in} 形成 virtual short，並由 R_{tune} 來決定 transconductance。

四、實驗結果

4-1. LNA

量測 ECG 所需之頻寬約為 500mHz 至 150Hz，為符合需求，同時參考[1]、[2]，我們希望能將 LNA 的頻寬設計在 500mHz 至 1kHz 之間，從 layout 之模擬結果可以觀察到-3dB 頻寬約在 293mHz 至 1.81kHz，如圖 Fig. 4-1-1。

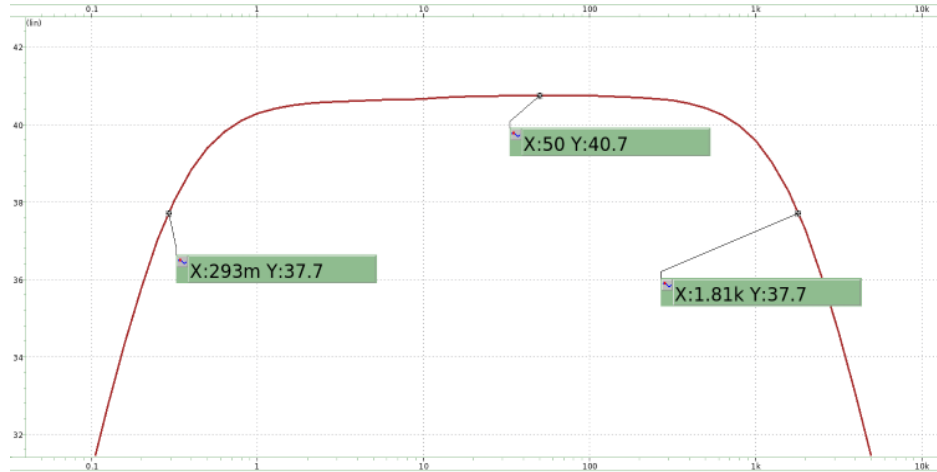


Fig. 4-1-1 AC response of LNA in post-sim

4-2. V/I Converter

由於對於 V/I Converter 對於兩個輸入端的訊號準確性，我們要求了 OTA 一定的 gain。也希望其訊號擺幅可以越大越好，以承受 ECG 最大的訊號振幅。以下是 post-simulation 在 TT corner 的結果：

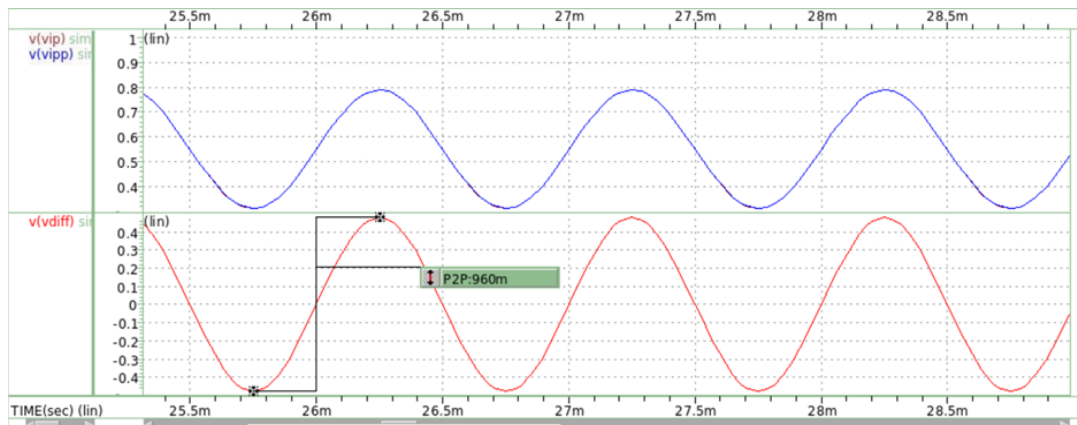


Fig. 4-2-1 Transient response of V/I Converter

由上圖可以發現 Vipp 利用負回授的架構與輸入訊號 Vip 誤差極小，且 V/I Converter 的 input swing 可以達到 960m Vpp。根據 LNA 的 close loop gain =

40.7dB 可以知道本次實驗大約可以承受約 9.2m Vpp 的輸入訊號振幅，這個數字足以涵蓋常見的 ECG 訊號振幅。

最後我們將 TT corner 的模擬結果以 Table 4-1 呈現。

	This work		Reference	Spec
	pre-sim	post-sim	[2]	
TT 25°C				
input voltage range of LNA	9.4mV _{pp}	9.2mV _{pp}	8mV _{pp}	> 8mV _{pp}
output voltage range of LNA	1V _{pp}	0.979V _{pp}	0.4V _{pp}	> 0.8V _{pp}
LNA bandwidth	298mHz ~1.9kHz	293mHz ~1.81kHz	60mHz ~0.95kHz	500mHz ~1kHz
LNA DC gain	40.7dB	40.7dB	34dB	40dB
OTA CMRR	187.4dB @50Hz	173.1dB @50Hz	67dB @50Hz	> 90dB @50Hz
input refer noise	29.67μV _{rms} over 500mHz ~1kHz	31.14μV _{rms} over 500mHz ~1kHz	3.77μV _{rms} over 60mH ~0.95Hz	< 37.7μV _{rms} over 500mHz ~1kHz
Gain of OTA in V/I Converter	58.53dB	58.5dB	45.3dB	> 50dB
bandwidth of OTA in V/I Converter	~1.24kHz	~1.23kHz	-----	~1kHz
voltage supply	1V	1V	1V	1V

power consumption	7.2913 μ W	8.0952 μ W	-----	< 10 μ W
-------------------	----------------	----------------	-------	--------------

Table 4-1 LNA+V/I converter 測試結果

五、總結

利用 2 stage OP 以及 differential 的架構完成 high CMRR 的表現，成功濾除外界造成的雜訊。Differential 的架構也讓我們達到輸入端 $10mV_{pp}$ 的成果，足夠涵蓋常見的 ECG 訊號振幅範圍。

V/I Converter 之中我們利用封閉的負回授形成虛擬接地，並成功製造電流差使電壓訊號轉為電流訊號，供給後面的 ADC 做使用。

六、心得感想

當初在大三上修習了積體電路設計導論和類比電路分析與設計這兩門課，經歷了數次的電路設計經驗後，再加上聽了指導教授在課堂上的專題介紹，讓我們相當嚮往能在畢業專題中獲得從零開始，自行設計出有主題、有實際應用的電路的經驗，而不像是在課堂上，被動接收並完成教授指派的作業。做專題最不一樣的是我們要從研讀論文開始，尋找有興趣的架構，也經歷了第一次類比電路的電路佈局。在過程中，我們也學習到不同架構的放大器的特性，不同 CMFB 的優缺點，以及 CMRR、noise、stability 的計算與設計，這些種種都是在不斷的查找資料、閱讀論文，並內化成自己的知識之下完成。

在設計的過程中，我們學到了諸多類比電路的設計技巧，包含：

1. 決定規格：上面有提到，我們之前在課堂上做作業時完全不需要自己決定電路規格。但現在知道要根據製程參數、power supply、實際應用來制定電路規格。以 ECG 訊號作為應用為例，我們要先知道 ECG 訊號常見的振幅範圍及頻寬範圍，再根據電壓上限決定 LNA 要多少的 gain。
2. gm/Id 的設計方法：因為生醫電路的應用，我們降低了 power supply 以及 tail current，這樣的限制導致有些 MOS 必須設計在 subthreshold region。在 subthreshold region 的電流不能用二次方公式，但因為此時的模型複雜，所以我們學會利用 gm/Id 這個參數進行設計，透過此方法可以取得元件真實特性的參數，並更有效查看規格是否達到。

團隊合作和腦力激盪對我們來說也是很重要。例如在 LNA 加入 pseudo resistor 和補償電容，以及 CMFB 對於電路的重要性。這些經驗讓我們學會除了自己埋頭

苦幹之外，與同伴有個良好的溝通，彼此交流想法往往能帶來更好的結果。

很感謝教授的指導，以及指導我們專題的學長，非常感謝學長總是迅速的解答我們的疑惑，時時刻刻關心我們的進度。也感謝 TSRI 願意給學生一個平台學習研究，分享資源給學生使用。

七、參考文獻

- [1] S. S. Udupa, P. S. Sushma and Chaithra, "ECG analog front-end in 180 nm CMOS technology," *2017 International Conference on Intelligent Computing, Instrumentation and Control Technologies (ICICICT)*, Kerala, India, 2017, pp. 327-330, doi: 10.1109/ICICICT1.2017.8342583.
- [2] Y. Li, A. L. Mansano, Y. Yuan, D. Zhao and W. A. Serdijn, "An ECG Recording Front-End With Continuous-Time Level-Crossing Sampling," in *IEEE Transactions on Biomedical Circuits and Systems*, vol. 8, no. 5, pp. 626-635, Oct. 2014, doi: 10.1109/TBCAS.2014.2359183.
- [3] LOW-VOLTAGE RAIL-TO-RAIL BULK-DRIVEN CMFB NETWORK WITH IMPROVED GAIN AND BANDWIDTH by Fernando Castafio(J) , Guido ToreU12) , Raquel Perez-Aloi J) , and Juan M Carrillo(l)