

Achieve Reduction on Process/Voltage/Temperature Variation in Relaxation Oscillator

實現降低張弛振盪器的製程/電壓/溫度變異

組別 :A35 指導教授：黃柏鈞 組員：謝柏儀

ABSTRACT

振盪器電路可以通過類比方式或數位方式來實現。我們的振盪器主要是通過類比方式實現的，但是振盪器通過類比電路製造會導致PVT（製程/電壓/溫度）變化。

在這個項目中，我的目標是降低張弛振盪器的頻率變化。製程變化的原因主要來自MOSFET的5個製程角落。電壓變化的原因主要是由於供應電壓可能會改變MOSFET的操作速度。溫度變化的原因主要是由電阻的溫度係數引起的。

RESULT

此震盪器操作波形圖如FIG.3所示，圖中藍色線為Vref，而紅色線為Vosc，可以看到紅色線並非一碰觸到藍色線就開始下降，而是有一小段td之後才開始下降，這是由於比較器在比出兩者大小之後還須一些反應時間才會開始對電容做放電，也就是從比較器的輸出經過兩級inverter到NMOS gate。

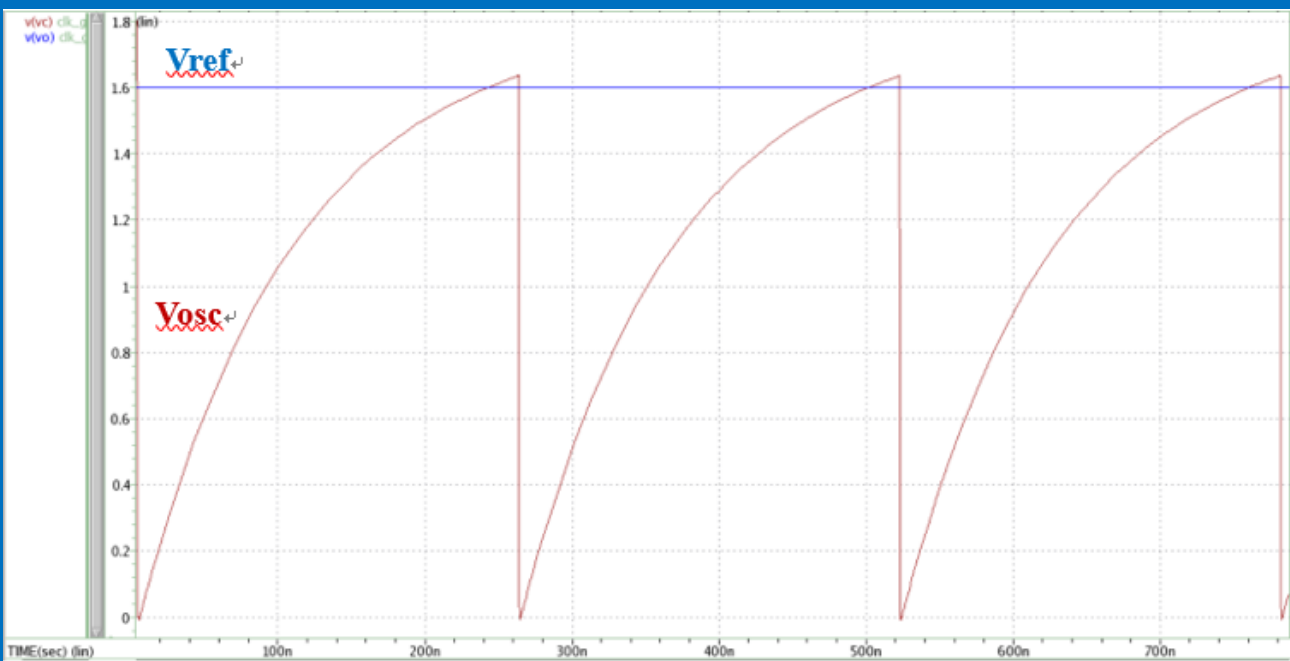


FIG.3 Relaxation Oscillator Waveform

INTRODUCTION

FIG.1顯示鬆弛振盪器的電路圖。振盪是通過反覆對電容C進行充電和放電的過程，可以分成四點說明如下：

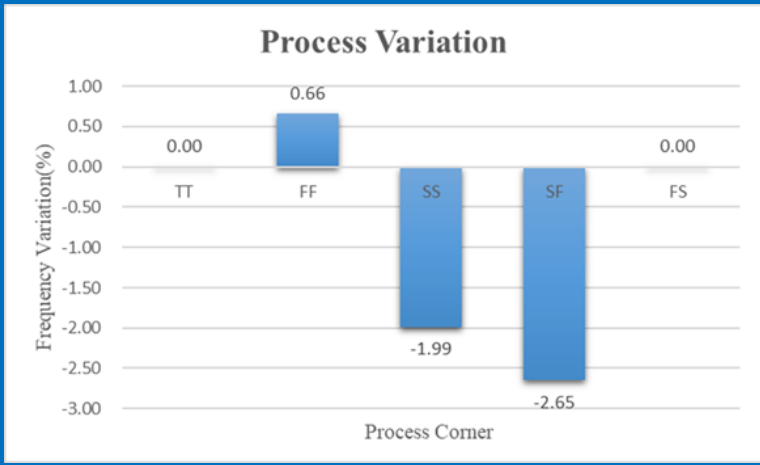
- (1) 通過I1對C充電時，電壓Vosc升高。
- (2) 如果Vosc > Vref，則比較器(FIG.2)輸出經過兩級inverter使振盪器進入放電狀態。
- (3) Vosc在通過I2放電時下降。
- (4) 如果Vosc < Vref，比較器輸出經過兩級inverter並且將狀態返回到充電階段。

這邊兩級inverter的作用是可以產生一些時間差以及將比較器的輸出轉換為邏輯0/1的電壓去控制NMOS導通或關閉，若是電容電壓高於參考電壓，則比較器輸出是1，藉由兩級inverter轉換為邏輯1的電壓去控制NMOS導通使電容放電；反之，若是電容電壓低於參考電壓，則比較器輸出是0，藉由兩級inverter轉換為邏輯0的電壓去控制NMOS關閉使電容充電，如此循環反覆產生震盪。

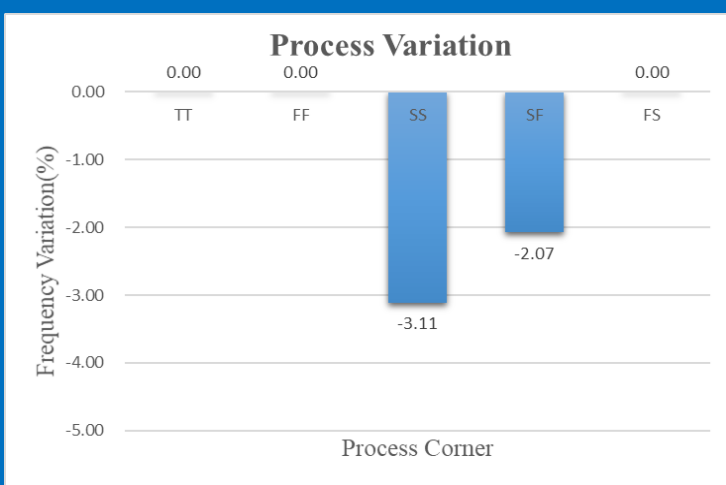
COMPARISON

- Process Variation for proposed circuit in paper
- Process Variation for proposed circuit in this project

Process Corner	T(ns)	Tosc(ns)	Fosc(MHz)	Frequency Variation(%)
TT	331	661	1.51	0.00
FF	328	656	1.52	0.66
SS	337	675	1.48	-1.99
SF	341	682	1.47	-2.65
FS	331	661	1.51	0.00



Process Corner	T(ns)	Tosc(ns)	Fosc(MHz)	Frequency Variation(%)
TT	259.07	518.13	1.93	0.00
FF	259.07	518.13	1.93	0.00
SS	267.38	534.76	1.87	-3.11
SF	264.55	529.10	1.89	-2.07
FS	259.07	518.13	1.93	0.00



CONCLUSION

由實驗結果得知，並沒有達到預期達到的目標，將頻率變化壓到幾個ppm以下，雖然會產生頻率變化的corner有變少，但是其實變化百分比並無太大差異，修改電路並無在頻率變化上有更大的進步。我認為可能原因是造成頻率變化的兇手在其他部分或是可以嘗試其他修改的方式，未來目標希望找到製程、溫度和電壓造成頻率變化的兇手以及繼續嘗試做不同的電路設計以期降低這些變因對頻率變化造成的影響。

REFERENCE

Yusuke Tokunaga, Shiro Sakiyama, Akinori Matsumoto, and Shiro Dosho, "An On-Chip CMOS Relaxation Oscillator With Voltage Averaging Feedback", IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 45, NO. 6, JUNE 2010.

STRUCTURE

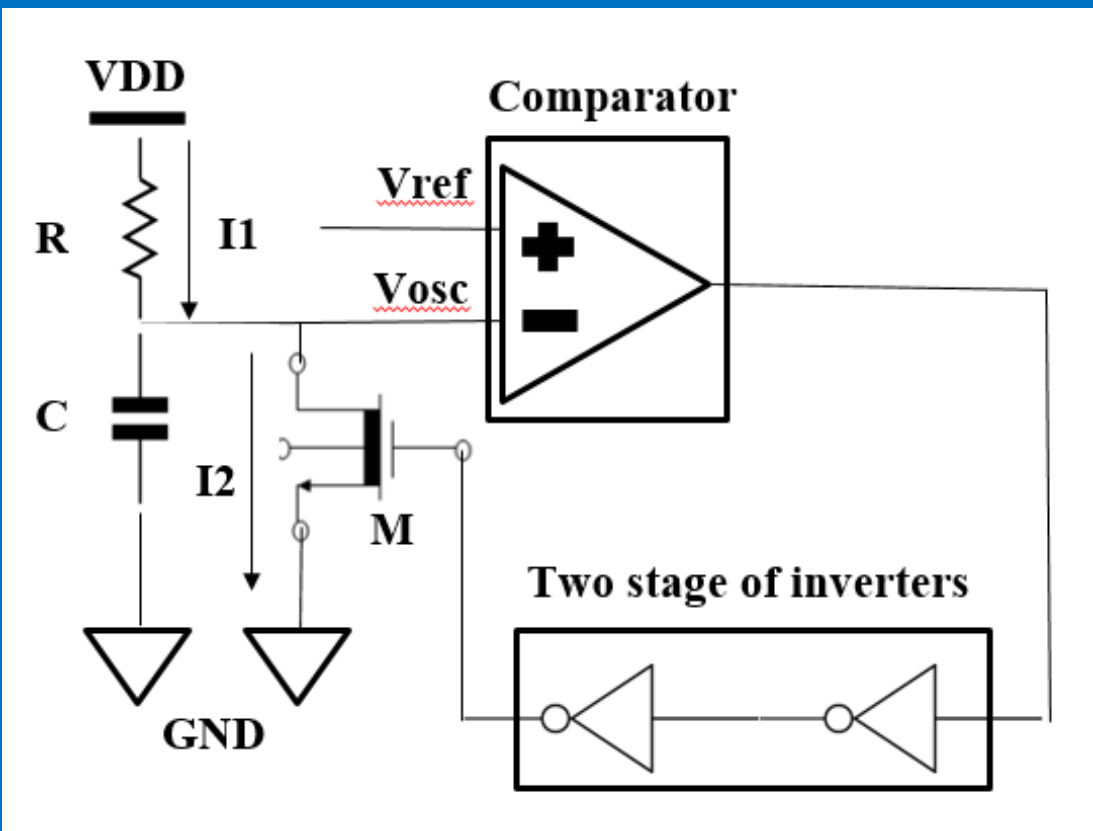


FIG.1 System Structure Diagram

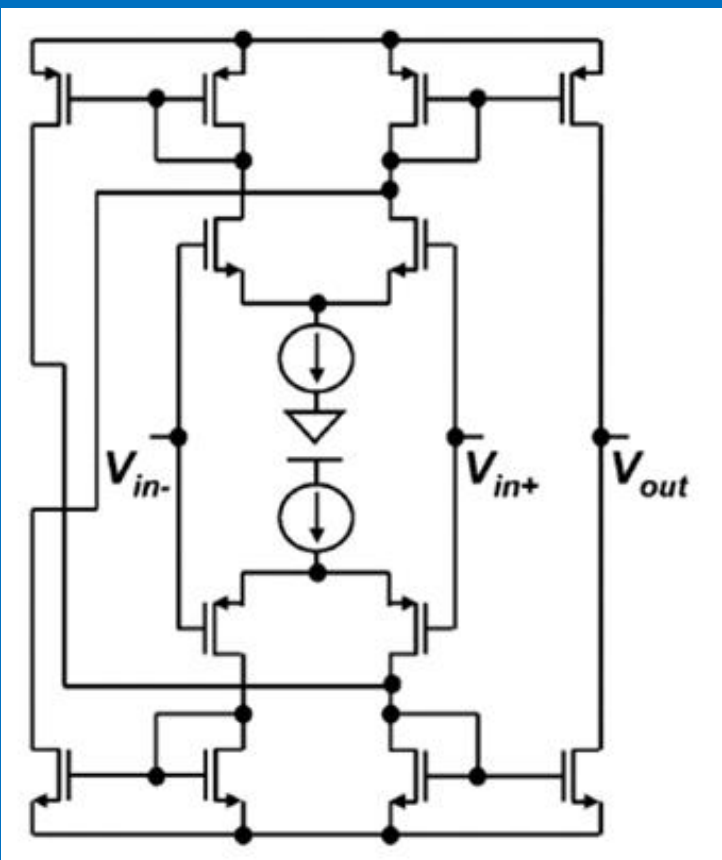


FIG.2 Schematic of Comparator