

# MRAM With 1-Cap Offset-Cancelled Sense Amplifier

## 磁阻式隨機快取記憶體用單一電容消偏差的感應放大器

王子瑜

指導老師:張孟凡教授

### Abstract

1T1MTJ spin-transfer-torque (STT)-MRAM is a promising candidate for next-generation high-density embedded non-volatile memory. Because the difference of resistance of two state(parallel and antiparallel) of the MRAM is not so big, under whose situation, when considering process variations bringing about offset, the sensing margin will be smaller. Therefore, this paper presents a 1bit 180-nm 1T1MTJ STT-MRAM, and using 1 capacitance to cancel offset. At the same time, analyze, tradeoff and optimize accurate rate, reading time, reduce consuming power and area. The part of the capacitance, using ideal capacitance to analyze first, and then use MOSC to implement.

### Introduction

與傳統的 Sense Amplifier 的結構不同，在電路中間 Cross couple 的中間加入了一個電容（電路架構見 figure 1）。Sense amplifier 並利用 4 個 stage 來偵測 offset 的大小 precharge，並進行補償再正常讀取，以維持 Sense Amplifier read Margin 與正確率。(waveform 見 figure 2) 新的 Sense Amplifier 的抗 offset  $\Delta V_{th}$  的能力約為比傳統架構多了 17%。並且將把 reference 電路 優化，由 2T2MTJ 改成 1T1MTJ，大幅降低 variation。

而 Sense Amplifier 則是優先考慮正確率大於 99.99% 的情況下，再考慮 readtime, area, power, margin。做出來的結果在 Sense Amplifier 的 PFET 和 NFET 的 size 為 0.5u/0.18u、0.5u/0.18u；MOSC 的 size 為 11.8u/0.4u 有最佳的 Performance。Read time 為 0.9ns, 0.3ns, 0.8ns, 1ns 總共 3ns。read margin 平均為 0.0829V，read power 為 666.683uW。

Figuration

Figure 1: Cell and Reference and Sense Amplifier

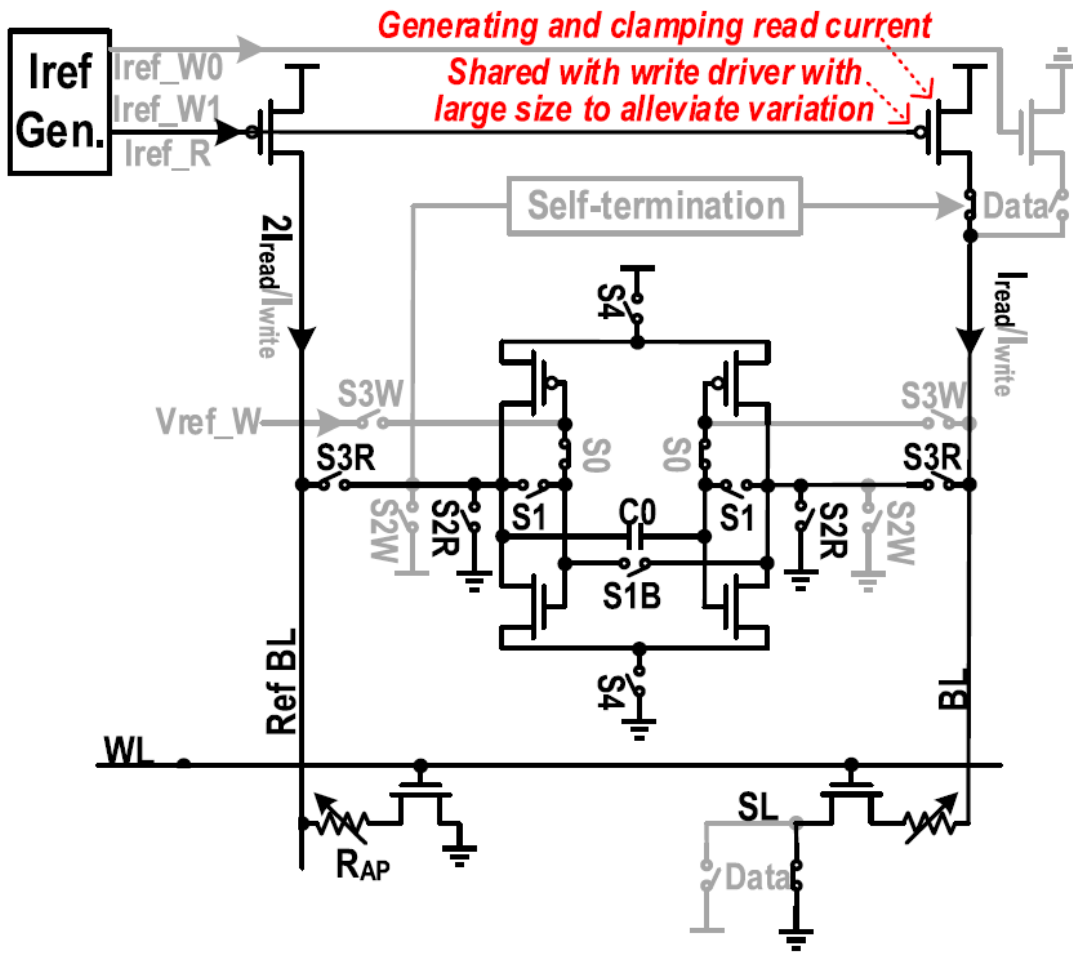


Figure 1 Reference, Cell, and Sense Amplifier Structure

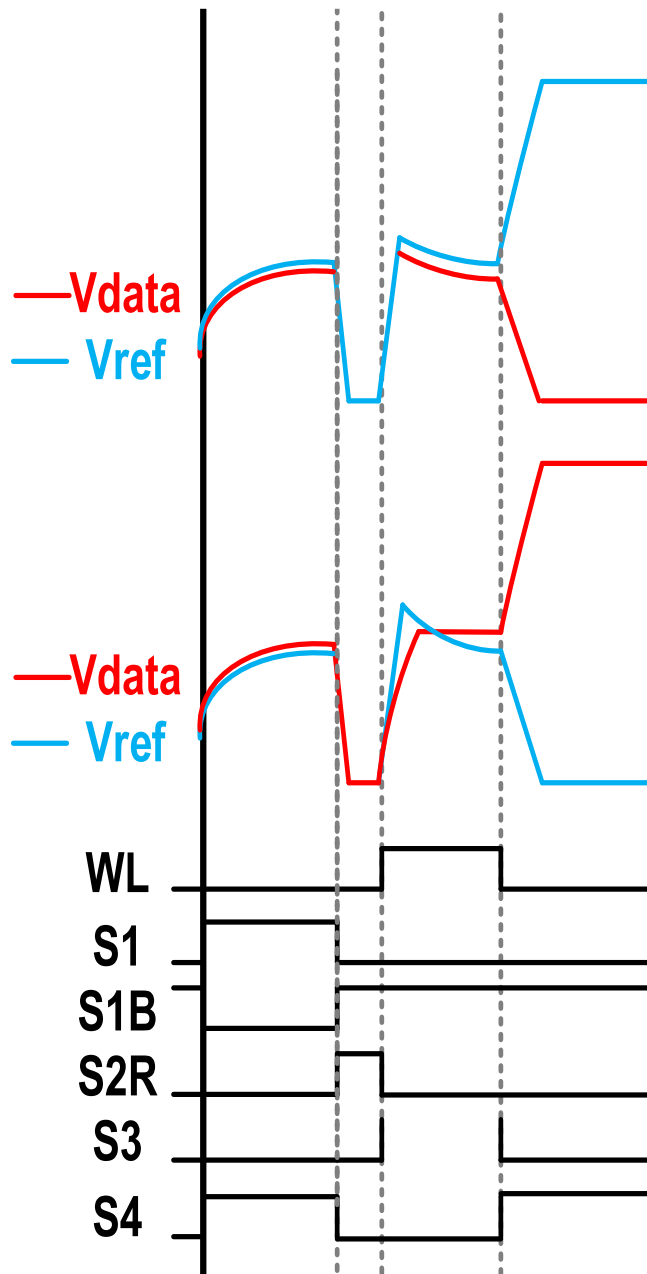


Figure 2 Sense amplifier and switches waveform

### 心得感想

在這次的專題實作中，非常感謝老師與助教的指導。首先在文獻探討的部分，我學習到了 MRAM 與其他種類非揮發性記憶體的基本的改變阻值的原理。並且學習如何讀和寫資料。並了解 reference 和 Sense Amplifier 如何正確地讀取資料並且再想辦法如何改進正確率。最後則是再量各項數據，read time, power, margin, area，並從中 trade off 找出整體表現最好的 performance。讓我成功地更深刻並掌握 sense amplifier 的特性。