

國立清華大學 電機工程學系
實作專題研究成果摘要

*Transformer-Based Balun for Up-
Converting IQ Mixer Design Report*

變壓器構造之訊號平衡器於鏡像頻率消除之混頻器設計

專題領域：電子領域

組 別：A282

指導教授：徐碩鴻 教授

組員姓名：邱孟瑋

研究期間： 111 年 5 月 5 日 至 112 年 5 月 5 日止，共 12 個月

1. Abstract

本次報告設計的訊號平衡器必須滿足 Ring Mixer 這類無直流功率(DC Power)消耗、高頻寬、鏡像斥拒比例(Image Rejection Ratio)、小面積的特性，因此採用類變壓器 (Transformer-Based Balun) 的設計可以避開 DC 路徑，和滿足 Mixer 其餘優勢。

2. Motivation

隨著5G技術持續提升，為了更高速的資料傳輸、低功耗，射頻積體電路的規格要求上升，諸如 QAM 訊號傳輸系統等對於系統的訊號相位(Phase)與震幅(Amplitude)調控精度尤其嚴苛，I/Q Transceiver 藉由消除鏡像訊號(Image Frequency)來達到更高的訊號傳輸精度，該架構下的混頻器(Mixer)透過訊號平衡器(Balun)轉換本地震盪器 (LO, Local Oscillator)訊號成雙端信號(differential signal)供應訊號把 IF 訊號升頻至 RF 訊號輸出；輸出的 RF 訊號端則轉換差動訊號為單端訊號(single-ended)提供後方的功率放大器(Power Amplifier)輸入。本報告針對 Mixer 中的 Balun 進行設計及研究。

3. Purpose

平衡器主要在單端和差動訊號之間轉換，本報告的平衡器提供混頻器中的 LO 和 RF 端訊號轉換，考慮訊號的操作頻率都在射頻範圍(LO: 15.5GHz to 17.5GHz RF: 16GHz to 18GHz, Ku-band frequency)，平衡器也必須兼具阻抗匹配(impedance matching)的功能，將混頻器的 LO 端、RF 端轉換至50歐姆系統，以達到功率損失最小化[1]；平衡器雙端中，兩端的增益平衡(gain imbalance)與相位平衡(phase imbalance)，減少混頻器中的訊號溢漏(LO-RF leakage、LO-IF leakage、IF-RF leakage)[2]和增加 I/Q 混頻器的鏡像斥拒比(Image Rejection Ratio)[3]。

本報靠參考射頻功率結合變壓器相近的模組化，透過 ADS 建模平衡器並最佳化個參數達到規格，並使用 SONNET EM simulation 提供 RF/MW 被動元件的電磁模擬，在3D IC(9 Metal Layer)架構中設計符合最佳化結果的平衡器，電磁模擬結果最後回到 ADS 電路模擬，並結合 TSMC 實際元件模組(MIM 電容)進行規格最佳化，提供整體混頻器的最佳設計方案。

4. Method

1.1.1. Single-Side Band Ring Mixer

混頻器透過調變輸入訊號(IF)，使訊號頻率改變($IF(0.5GHz) + LO(16.5GHz) = RF(17GHz)$)，如果使單純兩個訊號頻率相乘，會造成額外的鏡像頻率(Image Frequency: 16GHz) 如下式：

$$\cos(f_{IF}) \times \cos(f_{LO}) = \frac{1}{2} [\cos(f_{IF} + f_{LO}) + \cos(f_{IF} - f_{LO})]$$

其中 $f_{IF} + f_{LO}$ 為升頻後的輸出訊號 RF， $f_{IF} - f_{LO}$ 則為非理想的鏡像頻率，因此透過 Fig. 2-1 輸入相差90度的 LO 訊號，即可消除鏡像頻率，分析混頻器鏡像頻率消除的能力稱鏡像拒斥比(Image Rejection Ratio)[4]，如下式：

$$IRR = \frac{Power_{image}}{Power_{output}} = \frac{(1 + \epsilon)^2 + 2(1 + \epsilon)\cos\Delta\theta + 1}{(1 + \epsilon)^2 - 2(1 + \epsilon)\cos\Delta\theta + 1}$$

式中， ϵ 為兩個輸入端之間的增益不平衡(Gain Imbalance)； $\Delta\theta$ 為兩輸入端的相位不平衡(Phase Imbalance)。平衡器(Balan)設計要考慮差動訊號之間的增益相差和相位平衡，整體的混頻器才能有效消除鏡像頻率。

1.1.2. Transformer-Based Balun

射頻電路設計中，主流的平衡器包含 Marchand Balun 以及類變壓器平衡器 Transformer-Based Balun，由於 Marchand Balun 在 Ka-band 中傳輸線(TML)相對於晶片面積過大，因此本報告採取 Transformer-Based Balun 作為主體架構。

Transformer-Based Balun 的理論建模參考[5]，包含兩個線圈的電感以及線圈的共感，其中共感組成的比例可以用 Coupling Factor (k)來表示，根據理論模型在 ADS 建構出實際電路模型並對於損耗、阻抗匹配、等等規格進行優化，得到最佳化的參數，如電感(L_1 、 L_2)、線圈匝數比(n)、Coupling Factor (k)，提供後續元件設計及電磁模擬設計的重要參考依據。

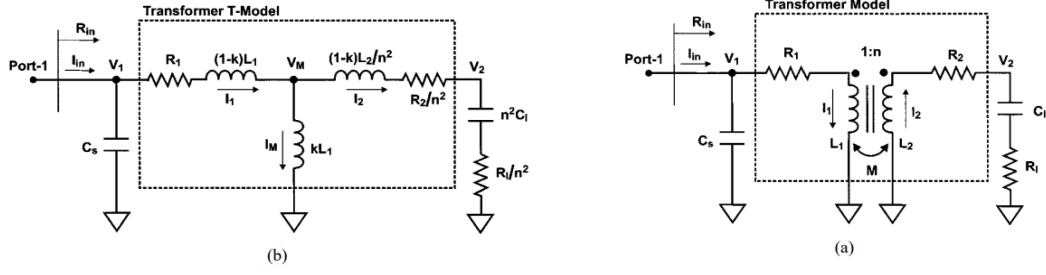


Fig. 9. (a) Transformer model with load and tuning capacitors.
(b) Transformer equivalent T-model with load and tuning capacitors.

Fig. 4-1 Transformer model

(Source: *IEEE Trans. Microw. Theory Techn.*, vol. 50, no. 1, pp. 316-331, Jan. 2002.)

定義1線圈和2線圈電感品質因素 Q 為:

$$Q_1 = \frac{\omega L_1}{R_1}, \quad Q_2 = \frac{\omega L_2}{R_2}$$

經過推導，Port-1阻抗倒數為:

$$Y_{in} = \frac{1}{Z_{in}} = \frac{Q_1}{\frac{Q_1}{k^2} + Q_2} \left(\frac{n^2}{R_l} + j \frac{1}{\omega L_1} \right)$$

1.1.3. Transformer-Based Balun Design Flow

以下為設計 Transformer-Based Balun 設計流程，涵蓋 ADS 電路模擬軟體和 SONNET Layout 和電磁模擬兩個軟體，期間如果理論模型和電磁模擬的結果有出入，還需要再修改模型；電磁模擬後的分析結果與規格不同，則需要調整被動元件的 Layout 設計，以達成目標:

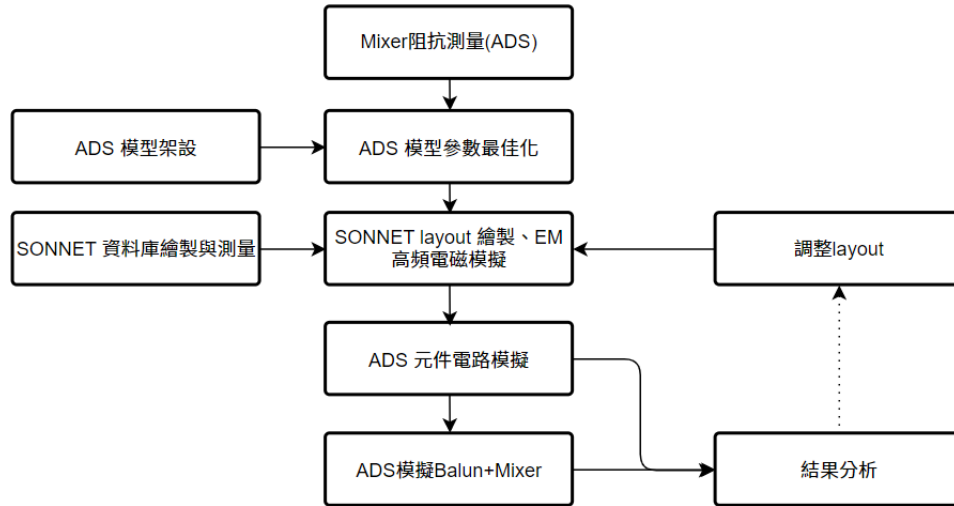


Fig. 2-3 Balun design flow

根據理論中的模型，在 ADS 軟體中建構 Transformer-Based Balun 的基礎架構和混頻器的阻抗值並設定設計目標，藉由軟體分析達到設計規格最佳化，結果所得的元件參數作為電磁模擬元件設計有著重要的參考性，並可以大幅縮短設計時間。

未達到高頻特性穩定且精準，本報告採用 SONNET 電磁模擬軟體針對高頻被動元件進行設計，在實際設計平衡器前，設計測試用的 Data Base 不可或缺而且是 ADS 建模設計的基礎，預先掌握 Coupling Factor、Inductance、Quality Factor、Turn Ration 是設計平衡器的要件，且可以最佳化平衡器的損耗及阻抗匹配。

未達到高頻特性穩定且精準，本報告採用 SONNET 電磁模擬軟體針對高頻被動元件進行設計，在實際設計平衡器前，設計測試用的 Data Base 不可或缺而且是 ADS 建模設計的基礎，預先掌握 Coupling Factor、Inductance、Quality Factor、Turn Ration 是設計平衡器的要件，且可以最佳化平衡器的損耗及阻抗匹配。

設計平衡器前必須先設計高品質因素的電感(High Q Inductor)SONNET，整體平衡器的等效品質因素如下[6]:

$$Q_{EQ} = Q_p \frac{k^2 Q_p Q_s}{1 + k^2 Q_p Q_s}$$

其中 Q_p 為第一線圈的 Quality Factor； Q_s 為第二線圈的 Quality Factor； k 為兩個線圈的 Coupling Factor，個別線圈的 Q 影響整體的損耗， k 直接影響共感(Mutual Inductance):實部的阻抗轉換， k 也可以描述訊號傳遞的能力，影響整體平衡器的訊號損耗。

平衡器的架構根據根據[7]採取線圈堆疊(stacked)的結構，該架構能在最小損失下應用4層 Metal Layer 節省元件的面積($120\mu\text{m} \times 120\mu\text{m}$)和最大可調控範圍。

5. Results

本報告設計了一線圈匝數比為1:3的平衡器和匹配電容，經過 SONNET EM 模擬和 ADS 驗證其在操作頻率損耗為-1.504dB (16.5GHz)、-1.490dB (17GHz)；電路匹配之反射係數(Return Loss)在操作頻寬中小於-10.48dB；等效品質因素 QEQ 為 13.610(16.5GHz)、13.801(17GHz)；相位偏移平衡(phase imbalance)為0.546 度；增益偏移平衡(gain imbalance)為 0.483 dB；結果為如下：

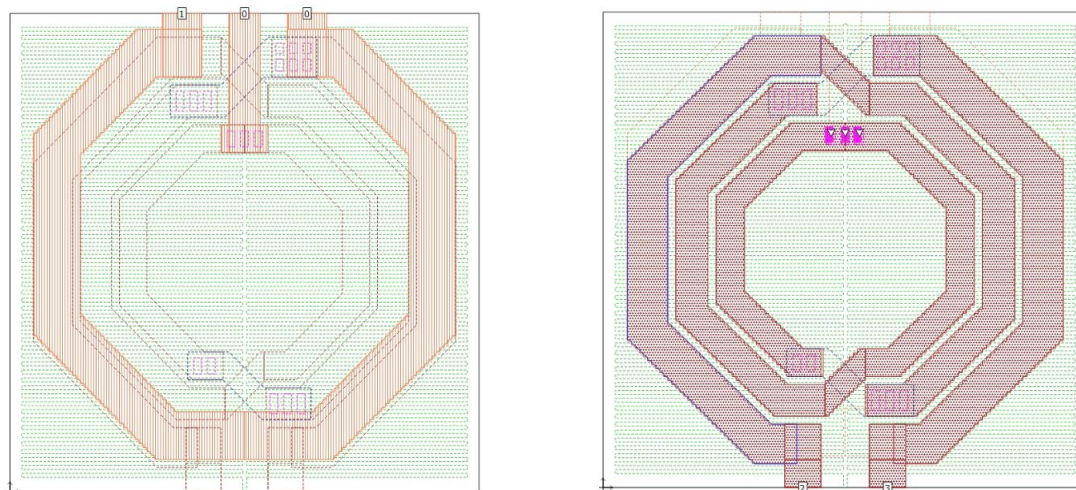


Fig. 2-6-1 Balun image for primary coil (left) and secondary coil (right)

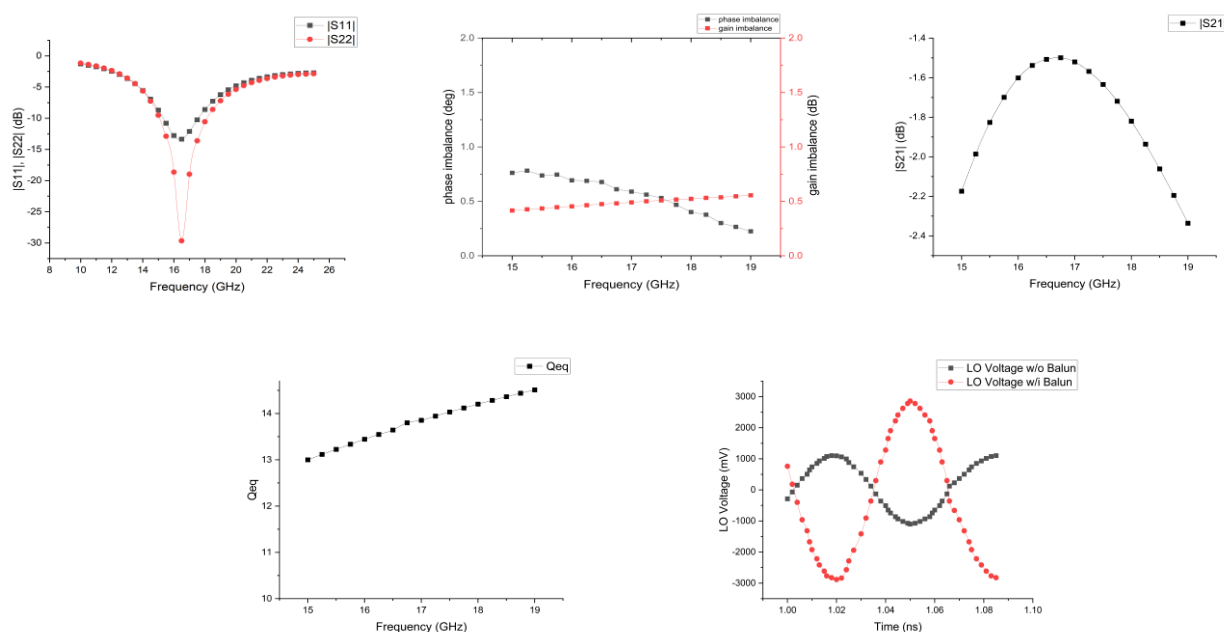


Fig. 2-6-2 Performance of the Balun

由於線圈匝數比設定為3:1，LO 電壓訊號藉由平衡器增加了震幅，電晶體閘極可以獲得更大的電壓擺幅(LO Voltage Swing)，因此可以優化混頻器縮需要的 Optimized

LO Power，減輕 LO 訊號產生電路的負擔，並且提升 LO 電壓訊號能提升混頻器的線性度(P1dB)[8]，以下 LO 訊號經過平衡器的電壓 Transient 分析和整體混頻器線性度

6. Conclusion

本次平衡器的設計為了混頻器可以轉換 LO、RF 端單端訊號成差動訊號，差動端兩端之間相位偏移平衡(phase imbalance)為0.546 度、增益偏移平衡(gain imbalance)為0.483 dB，整體平衡器損耗可以小於2dB、中心頻率損耗小於1.5dB。平衡器提供混頻器良好的功率效益、頻率混頻能力和鏡像拒斥比(Image rejection ratio)；結構選擇上，類變壓器平衡器(Transformer-based Balun)佈局上比傳輸線平衡器(i.e. Marchand Balun)節省極大的面積($120\mu\text{m}\times120\mu\text{m}$)，該混頻器兼具阻抗匹配的功能，又可以節省不少阻抗匹配電路的面積，1:3的線圈匝數比可以降低 LO 輸出端需求的輸出功率，是此平衡器對整體射頻系統的良處。

平衡器的設計流程上，使用 ADS 元件建模、SONNET 電磁模擬到 ADS 實際電路模擬，平衡器的設計預期可以節省時間、規格最佳化，經過多個軟體的電磁驗證以及下線晶片測量，證明該流程具備一定可信度，本報告的操作頻率是目前5G 網路使用的頻段(Ku-band)，未來可望在 Ka-band 以及更高頻頻段下，設計出更高規格的射頻系統。

7. Future Work

目前透過混頻器的設計基礎，已經在 T90製成的基礎下建立 Ring Mixer Pre-simulation 的基礎模型，並且已經得到指標性的設計參數，希望透過該方式最佳化混頻器的規格。該混頻器除了要滿足 IQ Mixer 的鏡像斥拒(Image Rejection)的功能，同時要保證各個 port 之間訊號溢漏必須小於一定大小(<-40dB in general)；混頻器輸出端包含90度差的的訊號結合(Outphasing Power Combine)，以上幾點混頻器的規格都需要仰賴被動元件的模擬、設計，確保其相位和增益的平衡性(Phase and gain imbalance)不會過度影響混頻器的表現。

以下是透過 Lump 元件和 T90RF 電晶體建模達成之相關規格，該模擬證明混頻器在相對較理想的情況下，各個規格最佳能到多少，提供日後加入實際元件的規格指標，以及獲得各元件的設計參數。目前表定7月份將進行下線，屆時會完成該混頻器的後續設計。

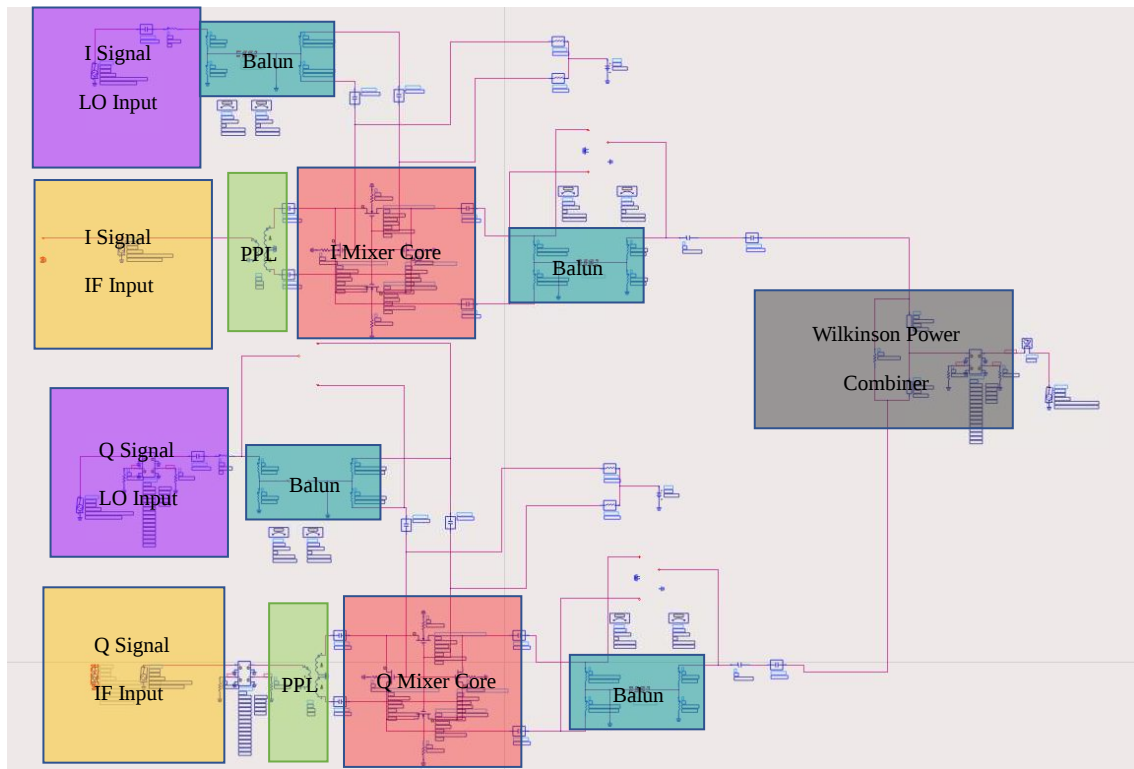


Fig. 5-1 IQ Ring Mixer circuit in ADS.

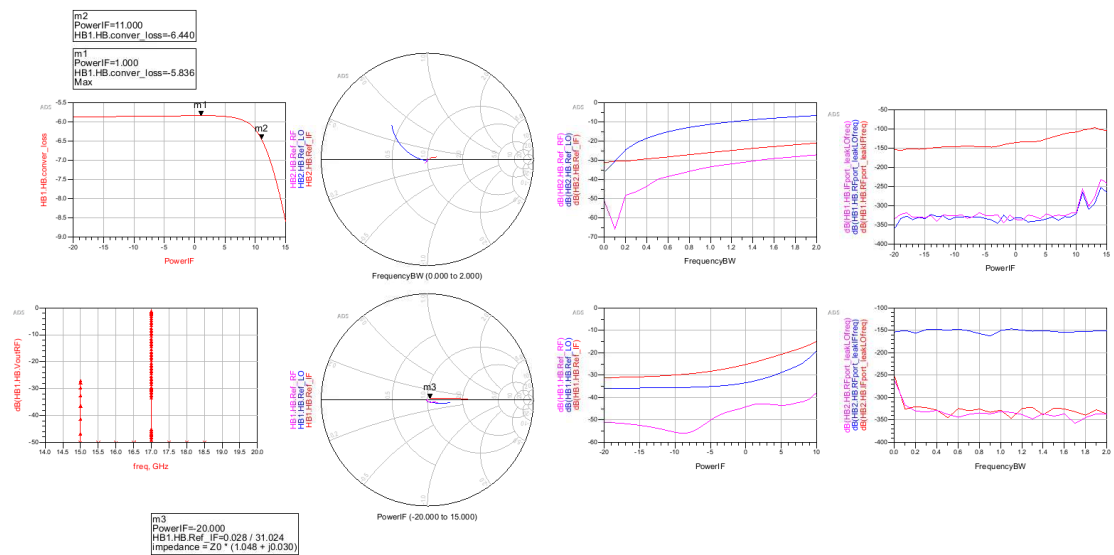


Fig. 5-2 IQ Ring Mixer performance in ADS.

8. Reference

- [1] I. Aoki, S. Kee, D. Rutledge and A. Hajimiri, "Distributed active transformer—A new power-combining and impedance-transformation technique", *IEEE Trans. Microw. Theory Techn.*, vol. 50, no. 1, pp. 320, Jan. 2002.
- [2] J. Tsai, "Design of 40–108 GHz Low-Power and High-Speed CMOS Up-/Down-Conversion Ring Mixers for Multistandard MMW Radio Applications," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 60, no. 3, pp. 670-678, March 2012.
- [3] Y. Y. Tzou, "DSP-based Fully Digital of a PWM DC-AC Converter for AC
- [4] Behzad Razavi, "RF MICROELECTRONICS Second Edition", ISBN 978-0-13-713473-1, pp.208, 2011.
- [5] I. Aoki, S. Kee, D. Rutledge and A. Hajimiri, "Distributed active transformer—A new power-combining and impedance-transformation technique", *IEEE Trans. Microw. Theory Techn.*, vol. 50, no. 1, pp. 321, Jan. 2002.
- [6] Hsu, H.; Lai, S.; Hsu, C. Compact Layout of On-Chip Transformer. *IEEE Trans. Electron. Devices* 2010, 57, 1076–1083.
- [7] Egidio Ragonese, "Design Techniques for Low-Voltage RF/mm-Wave Circuits in Nanometer CMOS Technologies," *Applied Sciences*, Appl. Sci. 2022, 12, 2103. <https://doi.org/10.3390/app12042103>
- [8] Y. -H. Lin et al., "A Ka-band High Linearity Up-Conversion Mixer with LO Boosting Linearization Technique," 2018 48th European Microwave Conference (EuMC), Madrid, Spain, 2018, pp. 259-262, doi: 10.23919/EuMC.2018.8541759.

9. Review and Reflections

本專題實作由徐碩鴻教授指導，並由碩班學長進行混頻器的指導及合作。當參加專題一課程時，該學期校內沒有射頻相關課程，為了更了解射頻相關知識，利用實驗室資源學習微波電路設計的基本設計和理論；在專題一同一學期跨校選修陽明交通大學電子所開設的射頻積體電路，修得學期成績 A 後，逐漸了解射頻電路、系統的基礎架構及設計，專題二課程學期選修清大電子所徐碩鴻教授開設的微波電路設計，希望更精進微波電路方面的知識與實作。

這次的專題很常與指導的學長學習和討論，本次報告的設計能夠成功也多虧學長的指導和互相的討論，學長負責 Mixer 的主體架構，並且把設計的參數交給我來設計，雖然本報各只是平衡器設計，但學長也提供了混頻器的設計角度，了解整體設計規格、設計平衡器的各個規格對應到混頻器的影響，整體專題研究也可以更踏實，而不是單純為了滿足規格而設計平衡器，我們討論的頻率相當頻繁，只要研究上遇到暫時無法排除問題，都會當下進行討論，學長也很樂意解答；當遇到混頻器大方向的問

題，譬如混頻器在線性度對系統的影響和規格設計等，這類牽動層級到系統時，指導教授也會適時給予實質性的意見，保證設計是在對的方向上進行。非常感謝指導教授和碩班學長給予研究的機會，本次專題實驗室樂於討論、分享知識的友善、積極的態度給我很大的研究動力，很慶幸可以在專題實作中遇到這兩位研究的貴人。