

國立清華大學 電機工程學系
實作專題研究成果摘要

Interface Circuit for IoT Gas Sensors
IoT 感測器前端介面電路晶片設計

專題領域：系統組

組 別：B371

指導教授：鄭桂忠 教授

組員姓名：吳璨霖、蔡睿謙、顏子茗、范智傑

研究期間：112 年 1 月 20 日至 113 年 1 月 12 日止，共 12 個月

(一)、報告摘要

電子鼻可幫助偵測有毒氣體，並且量化嗅覺結果達到高準確度之氣體偵測，且其具有體積小、成本低、反應速度快、解析度高等優勢，攜帶方便。電子鼻先經過氣體感測系統，使其產生物理特性變化，在我們的實作中，感測使用電阻，而電阻值的變化即為物理特性變化，再將此電阻值類比訊號傳入介面電路轉換成數位訊號。擁有數位訊號未來即可將訊號送至資訊辨識系統進行分析，最後判斷出氣體種類。電子鼻的氣體感測器應用中，單一感測器對氣體沒有專一性，因此大多透過氣體感測器陣列來進行氣體分析，提升對特定氣體辨識之精確度。氣體感測器種類繁多，本專題針對電阻式感測器，使用導電聚合物氣體感測器，優點為靈敏度高，且訊號讀取簡易。

此專題設計的介面電路目標為大範圍電阻值(至少500ohm ~ 5M ohm)可以被電子鼻正確辨識，也就是電阻動態範圍大於4 decades，且同時整體架構的功耗小於8mW，且精準度可以達到3%以上，因此我們採用 oscillator-based resistance readout circuit 的架構進行實作，因為其具有數位輸出，具有高穩定性，且未來在實際電子鼻氣體辨識應用中，數位輸出可直接送到辨識系統，不須額外 ADC 處理，節省電路面積。另外，此電路架構具有多種可調變參數(這些參數的意義請見2-2)，如 V_{ref} 參考電壓、比較器的上下限電壓，電流鏡不同路徑的電流比率，以及積分器上方電容值，這些參數都會決定各電阻下形成的三角波週期，因此可以透過設定多種不同的參數值，達到在大範圍的電阻值下，都可將三角波週期控制在相當範圍內，因此此架構能精準測量高動態範圍之電阻。

透過改良參考文獻[4]的電路，本專題可適應的感測器電阻值範圍在相對誤差小於 1% 內為2000 ohm ~ 300M ohm，1%相對誤差的電阻動態範圍達到5 decades 以上，且500ohm ~ 900M ohm 的電阻範圍測量結果誤差也都不超過3%，3%相對誤差的電阻動態範圍達到6 decades 以上，不僅可以維持目標解析度以上之水準，亦能使感測器精準測量高動態範圍之電阻值。且最後我們電路的 postsim 功耗為 6.228mW，有控制在當初預設8mW 的邊界，第3大點我們也有去詳細分析主要耗能的電路模組，期許往後可針對高功耗的電路進行參數或架構修改，達到相同甚至更高的精準度下，低功耗的優化。

(二)、報告內容

1. 背景或動機 Background/Motivation

在日常生活中，有許多場合需要進行氣體辨識。人類雖然可以透過嗅覺分辨不同氣體，但對於有毒氣體之感測卻無能為力，且每個人對於氣味的感知程度不同，無法偵測出氣體濃度並訂出統一標準。電子鼻由氣體感測器陣列、信號擷取電路與資料辨識系統所組成，可代替人類將嗅覺量化並訂出標準，擁有體積小、成本低、反應速度快、解析度高等優勢，

可長時間置於氣體中而不會產生嗅覺疲勞，且能偵測有毒氣體，十分適合作為可攜式裝置，因此被廣泛應用於各種氣體感測之範疇。

在電子鼻的氣體感測器應用中，單一感測器對氣體沒有專一性，因此大多透過氣體感測器陣列來進行氣體分析，提升對特定氣體辨識之精確度。氣體感測器種類繁多，本專題針對電阻式感測器，例如導電聚合物氣體感測器，此種感測器的電阻值會隨著氣體種類不同而產生不同變化，且此電阻變化率會與氣體濃度成正比。然而，此種感測器之電阻值容易受外界環境溫濕度、背景氣味影響，且塗佈不同感測材料之感測器其初始電阻值也無法完全相同，故延伸此次專題。

2. 研究目的 Purpose

本專題設計之介面電路其目的為將感測器電阻值變化轉為數位訊號，以利氣體辨識與濃度分析。在降低功耗、維持精確度的前提下，減少外界環境因素影響，增加介面電路可適用的電阻動態範圍，使更大範圍的感測器電阻值能被電子鼻系統正確辨識。

3. 研究方法 Method

透過以上文獻探討分析優缺點，決定採用 resistance control oscillator 的架構，進行 resistance read out。

(1) 電路架構

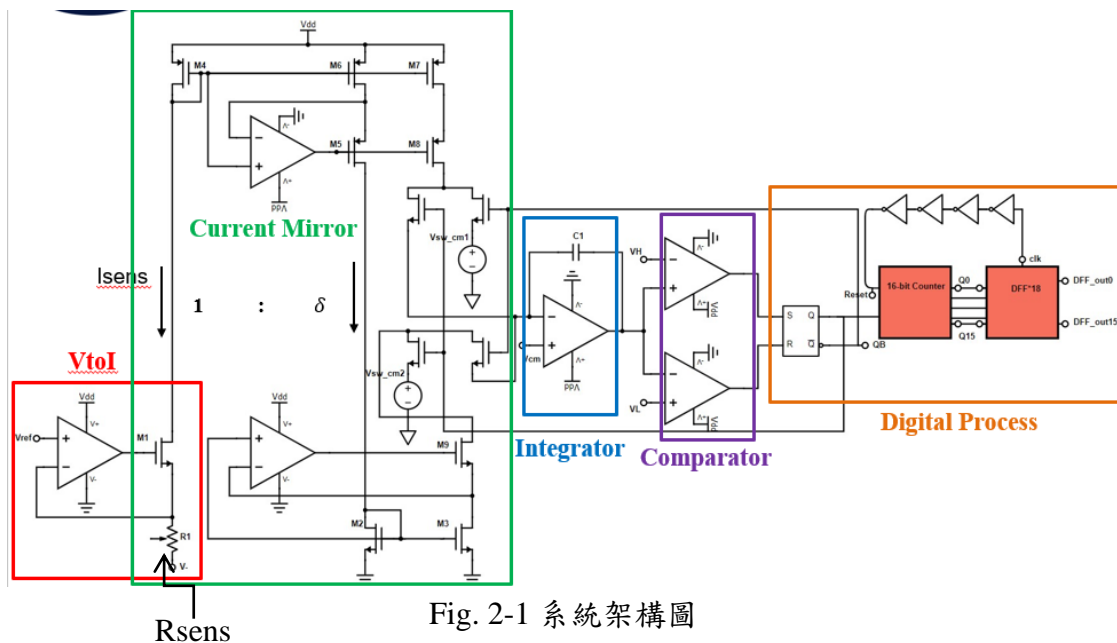


Fig. 2-1 系統架構圖

Table 2-1、總電路架構關鍵參數設定表

input	parameter	
Vref	50mV	500mV
Rsens	500~500k ohm	5k~5M ohm
Isens	100u~100nA	100u~100nA
VH	1.2 V	
VL	0.6 V	
δ	0.1	
C1	3pF	
Tosc	360n~360us	360n~360us
VDD	1.8 V	
Vsw_cm1/Vsw_cm2/Vcm	0.9 V	

電路改良上，由於 switch 的 output 電壓為0.9V 並且在此製程下同樣 Vgs NMOS 與 PMOS 的驅動力差得非常多，因此 switch 選用 NMOS，並在計數器輸出端加上 D Flip-Flop，以利後端的資料辨識系統進行分析，另外還有額外輸入 reset 訊號，可以同時將 counter 重置以及控制 D Flip-Flop 的輸出。在 counter 的設計上，我們設計16-bit，能涵蓋範圍大範圍的頻率範圍，將訊號頻率轉換為數位輸出，增加可辨識的感測器電阻值範圍。在涵蓋大範圍的感測器電阻值情況下，為了降低功耗，我們設計電路使得感測器能夠偏壓在不同的參考電壓 Vref 50mV 到500mV，電路可根據外界感測器電阻值大小，調整要偏壓之電壓，以達到降低電流量、節省功率消耗之目的。另外在訊號頻率的部分，我們透過改良 transistor size 及所使用的放大器、比較器、counter 架構，來達到我們想要的精準度，使後端電路進行頻率分析時可以減少誤差。

總架構包含六個放大器(Op-Amp)，一組 Current mirror(M1~M9)，一個 SR latch，兩個由 SR_latch 輸出—Q、 \bar{Q} 控制 M8和 M9連接到 Integrator 負端的 switch，16 bit counter 和16 個 DFF。

在氣體辨識的氣體偵測器應用中，不同的氣體會讓氣體偵測器的電阻產生不同變化，如何將此類比的訊號轉為數位訊號來辨別氣體種類是此晶片所要達成之目的，達成方法為外部接上電阻後，透過 vtoiop 的定電壓，產生定電流，利用 current mirror 將電流複製十分之一倍到 integrator op，不同的電流大小讓 integrator op 積分速度，也就是週期有所差異，透過 comparator op 將積分範圍控制在0.6V~1.2V 間，並透過 SR_latch 和 counter 將訊號數位化，每積分到一次上界就數數一次，達成將電阻變動的類比訊號轉成數位訊號之目的，而積分週期如下所示：

$$T_{osc} = \frac{2C \cdot \Delta V \cdot R_{sens}}{\delta \cdot V_{ref}}$$

其中 C 為跨接 integrator op 負端和輸出端電容之值， ΔV 為 comparator op 所定的電壓積分上下界之電壓差， R_{sens} 為外部所接電阻值， δ 為 current mirror 將電流大小縮放之比

例，V_ref 為 VtoI OP 所給之定電壓，也就是 R_sens 跨壓。

(2) 子電路及規格制定

I. VtoI OP

SPEC:

- Gain > 10000 : 為了可以使複製 Vref 誤差小於 0.1%。
- Bandwidth > 0.1Hz: 由於 Vref 參考電壓不會經常改變。
- Phase margin > 65°: 為了避免電路輸出產生震盪。

VtoI 透過負回授機制將感測器電阻 R_SENS 偏壓在固定參考電壓 V_REF=50mV or 500mV，本專題的電阻動態範圍初始設為 500Ω-500kΩ or 5kΩ-5MΩ，流過 M1 的電流會被限制在 0.1-100uA，Op-amp 不使用 Folded-cascode 架構是因為需要有足夠 Output swing，以應付 M1 gate 端電壓的變化，使 op-amp 在各種 output 電壓的情況下都具備足夠的增益及 phase margin，將感測偏壓在準確的參考電壓 V_REF。

II. Current Mirror and CM OP

SPEC:

- Gain > 1000 : 為了可以使複製 Vds 電壓誤差小於 0.1%。
- Bandwidth > 0.1Hz: 由於感測材料反應時間達幾分鐘以上電流不會改變很快。
- Phase margin > 60°: 為了避免電路輸出產生震盪。

在 VtoI 為 50mV~500mV，且 Rsens 為 500Ω~5MΩ 的工作範圍內，M1 mos 會流 100n~100u 的 current，透過 M5,M6,M7,M8 四 mos 和 M4 mos W/L=1/10 的比例，右邊兩條流 10n~10u 的 current。兩個 CM op 分別將 M4,M6 vds 以及 M2,M3 vds 鎖一樣，有助於 current mirror 的準確度。

III. Integrator

SPEC:

- Gain > 40dB: 使輸入受輸出電壓的影響降低。
- Bandwidth > 2.78MHz × 4 = 11.12MHz : 根據三角波的傅立葉級數，我們 bandwidth 需涵蓋前兩項能量最高的分量。

By formula:

$$x_{triangle}(t) = \frac{8}{\pi^2} \sum_{k=0}^{\infty} (-1)^k \frac{\sin((2k+1)t)}{(2k+1)^2} = \frac{8}{\pi^2} (\sin(t) - \frac{1}{9} \sin(3t) + \frac{1}{25} \sin(5t) - \dots)$$

電流鏡將流經感測器電阻 R_SENS 的電流依比例複製過來後，複製後的電流會對積分器進行充放電，將感測器電阻值變化轉變為訊號頻率上的變化。積分器輸

出點 V_o 會接到兩個比較器，此兩個比較器會限制積分器的積分範圍，本專題設計積分範圍為0.6-1.2V，為了適應較大的電壓變動範圍，積分器中的放大器不使用 Folded-cascode 架構，使其具備足夠的 output swing。當複製後的電流為最大值10uA，積分器的充放電頻率約為2.77MHz，為了使電路在任何頻率皆能正常運作，我們設計高 bandwidth、足夠增益之積分器。

IV. Comparator & SR latch

比較器的功能為限制積分器積分範圍，當積分器輸出電壓大於 $V_H=1.2V$ 或小於 $V_L=0.6V$ ，比較器會轉態，使得後面 SR latch 產生反饋訊號 Q 及 QB，控制積分器輸入端的開關(NMOS)，迫使積分器由充電轉為放電，或是由放電轉為充電，藉此來將積分器積分範圍限制在0.6-1.2V。此外，SR latch 的輸出 Q 會接到後續電路 counter。為了減少比較器延遲對電路的影響，我們調整比較器內部電路 mosfet 的參數，將比較器的遲滯效果降低，以讓轉換出來的訊號頻率有較低的誤差。

V. Counter & D-Flip-Flop

當積分器在充放電轉換時，SR latch 的輸出 Q 也會受到比較器控制而進行轉換，形成有週期之波形，因此利用計數器及 D-Flip-Flop 來讀取此週期波，將結果轉換為數位輸出以利後端的辨識系統計算訊號頻率，進行感測器電阻分析。

VI. OP_Vbias circuit

從前面電路架構圖知道六個 OP 各自都需要 Vbias 電壓，因此如上圖設計一電流源(10uA)以及 Mbp0對應到 Mbp1~Mbp5的 current mirror 架構，形成 Mbn1~Mbn5 gate 端的偏壓給各 OP。

(3) SPEC Table

Table 2-2、總電路預期 SPEC 表

Specification	
Power Supply(V)	1.8
Resistance Dynamic range	500Ω-5MΩ
Counter Output bit	16
Total current(mA)	4.5
Total Power(mW)	8
Chip size(mm ²)	1.2mm * 1.2mm
Core Area	0.4mm * 0.4mm
Maximum Relative error	3%
Integrator Range(ΔV)	0.6 - 1.2V

4. 研究結果 Results

(1) Pre-sim

Table 2-3、ALL_ckt Presim in diff. condition

Vref=50mV	500 ohm			500k ohm		
	27 °C			27 °C		
Corner	TT	SS	FF	TT	SS	FF
Period	367ns	363ns	364ns	359us	365us	366us
Power	6.55mW	5.84mW	10.3mW	6.34mW	5.84mW	10.3mW

Vref=500mV	5k ohm			5M ohm			50M ohm		
	27 °C			27 °C			27 °C		
Corner	TT	SS	FF	TT	SS	FF	TT	SS	FF
Period	364ns	359ns	357ns	360us	360us	357us	3.59ms	3.6ms	3.58ms
Power	6.55mW	5.83mW	10.3mW	6.34mW	5.83mW	10.3mW	7.85mW	6.10mW	10.7mW

(2) Power Consumption Comparison

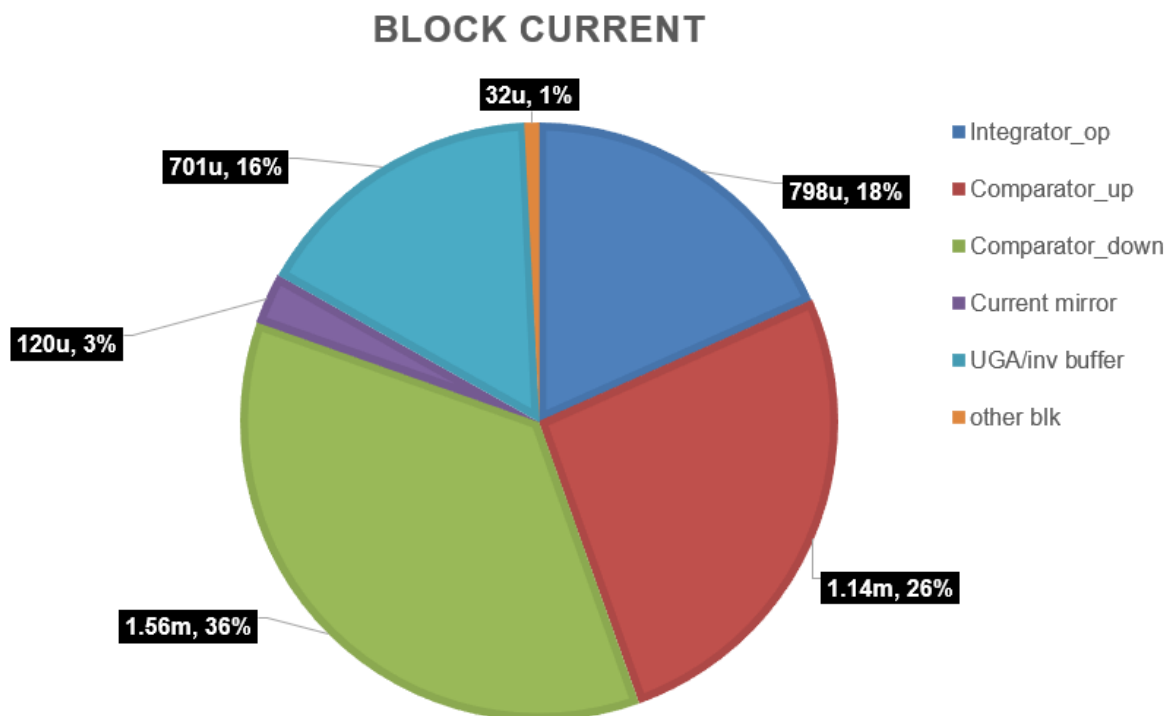


Fig. 2-2 Block current pie chart

分析整體電路中每個子區域的電流及占比，因為整個架構均使用1.8 V的VDD，所以電流大小關係也代表POWER關係，可觀察到最耗能的電路為兩 comparator，再來為Integrator，這是由於這三種 OP 的 Bandwidth 要求都很高，才能達到三角波高頻下，波形依然線性且穩定。UGA 和 inv buffer 也耗能不少，兩者作用分別為類比訊號及數位訊號到 output pad 的 buffer，讓我們得以在外部透過 PCB 板量測晶片。Current mirror 參考 Table 2-1得知在最小電阻時，最左邊電路會流100uA，右邊兩條則是流1/10電流，因此

確實模擬出來 current mirror 的總電流為120uA。

(3) Relative error – Resistance

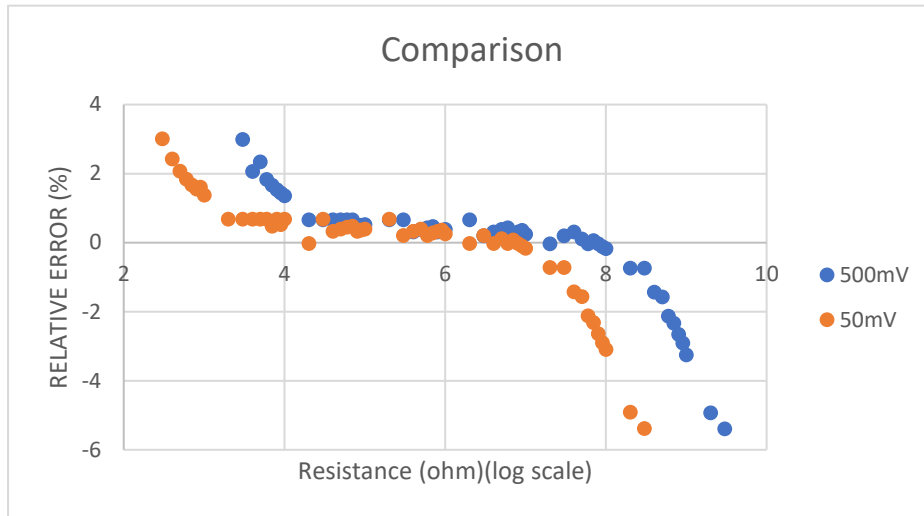


Fig. 2-4、Vref = 500mV/50mV period error comparison

Presim 最後我們記錄下 Vref = 500mV，3000 ohm~3000M ohm 的 period，以及 Vref = 50mV，300 ohm~300M ohm 的 period，各別做 period 算術平均，再將各電阻的 period 與平均值算誤差，得到上圖。我們以誤差±1%為基準的話，整體電路可測 resistance 範圍涵蓋2000 ohm~ 300M ohm，且以誤差±3%為基準的話，整體電路可測 resistance 範圍涵蓋500 ohm~ 900M ohm。達到當初專題初期所預設的3%相對誤差對應的動態電阻範圍 500ohm ~ 5M ohm 以上之預期。

(4) Post-sim

Table 2-4、ALL_ckt Postsim in diff. condition

Vref=50 mV	500 ohm						500k ohm					
	27 °C			37 °C			27 °C			37 °C		
	Corner	TT	SS	FF	TT	SS	FF	TT	SS	FF	TT	SS
Period(s)	392n	454n	338n	388n	450n	339n	369u	424u	316u	370u	423u	316u
Power(W)	7.56 m	6.00 m	10.1 m	7.60 m	6.01 m	10.1 m	7.26 m	5.71 m	9.79m	7.31 m	5.73 m	9.85 m

Vref=500 mV	5k ohm						5M ohm					
	27 °C			37 °C			27 °C			37 °C		
	Corner	TT	SS	FF	TT	SS	FF	TT	SS	FF	TT	SS
Period(s)	377 n	431n	324n	379n	431n	324n	367u	424u	316u	369u	422u	317u
Power(W)	7.56 m	6.00 m	10.1 m	7.61 m	6.01 m	10.2 m	7.26 m	5.71 m	9.79 m	7.31 m	5.73 m	9.84 m

(5) Pre-sim V.S Post-sim

Table 2-5、SPEC

Specification	SPEC	Pre-sim(TT)	Post-sim(TT)
Power Supply(V)	1.8V(Analog)	1.8V(Analog)	1.8V(Analog)
Dynamic Range	500Ω-5MΩ	500Ω-300MΩ	500Ω-5MΩ
Counter Output bit	16	16	16
Total Current(mA)	4.5	3.52~3.64	3.34~3.46
Total Power(VDD,mW)	8	6.336~6.552	6.012~6.228
Chip size(mm ²)	<1.2*1.2		1.018*1.018
Core chip(mm ²)	<0.4*0.4		0.204*0.176
Integrator Range(ΔV)	0.6 - 1.2V	0.6 - 1.2V	0.6 - 1.2V

Table 2-6、Presim and Postsim period and power comparison

Corner	500ohm			500kohm			Corner	5kohm			5Mohm		
	27°C			27°C				27°C			27°C		
	TT	SS	FF	TT	SS	FF		TT	SS	FF	TT	SS	FF
Period (post)	392n	454n	338n	369u	424u	316u	Period (post)	377n	431n	324n	367u	424u	316u
Power (post)	7.56m	6.00m	10.1m	7.26m	5.71m	9.79m	Power (post)	7.56m	6.00m	10.1m	7.26m	5.71m	9.79m
Period (pre)	367n	363n	364n	359u	365u	366u	Period (pre)	364n	359n	357n	360u	360u	357u
Power (pre)	6.55m	5.84m	10.3m	6.34m	5.84m	10.3m	Power (pre)	6.55m	5.83m	10.3m	6.34m	5.83m	10.3m

從上面比較可大略看出 postsim 的 power 只有些微比 presim 大而已，其中 MOS 的 Vth 為 SS>TT>FF，因此 FF corner MOS 電流最大，所以耗能最大。至於 postsim 的週期在不同 corner 有較大差異，是因為架構中的 OP 以及 Integrator 上面皆有 capacitor 的存在，製程上 capacitor 值受 corner 大大影響，因此實際測量時會透過調整 Vref 等方法，讓 period 接近 presim 的模擬值，且由於電容為固定值因此若量測週期以相對誤差來看還是不會受到影響。

5. 總結 Conclusion

電路目的為實現低功耗、wide dynamic range 之氣體感測器，電阻之類比輸入訊號，經過電路轉換為數位輸出，觀察頻率。透過增加 digital output bits 來達到 wide dynamic range，同時利用兩種 Vref(50mV,500mV)切換，以控制電流大小(100n~100u)節能。電路架構提供 200dB dynamic range，電阻範圍 2000 ohm~300M ohm，最大 1% 的相對誤差，以及 16 bits digital output。隨電阻值越來越大，電路性能依然不減。電路為 180nm 製程，面積 1.04M um²，3.4mA current consumption，6mW power consumption。

波型圖中可觀察到 comparator_up and comparator_down 的電流最大，積分器次之，佔了總功耗約八九成，是由於為了穩定積分波形和 comparator 功能，因此兩者 mos 的並聯數

(m)用到很大，例如積分器 OP 第二級用到 $m=10$ 。未來若能針對此處做進一步的改良，有望將總功耗做降得更低。

(三)、參考圖片

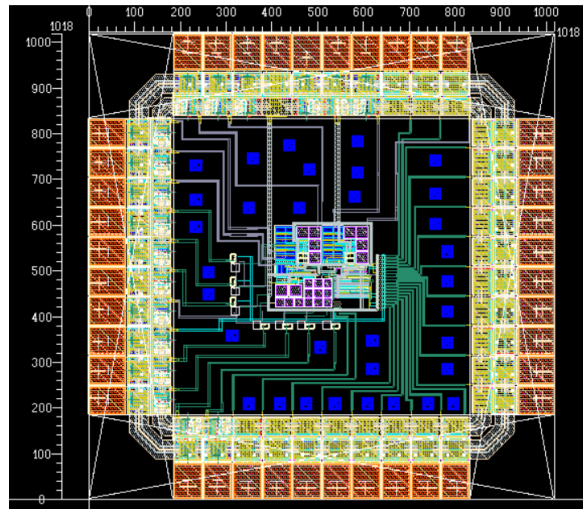
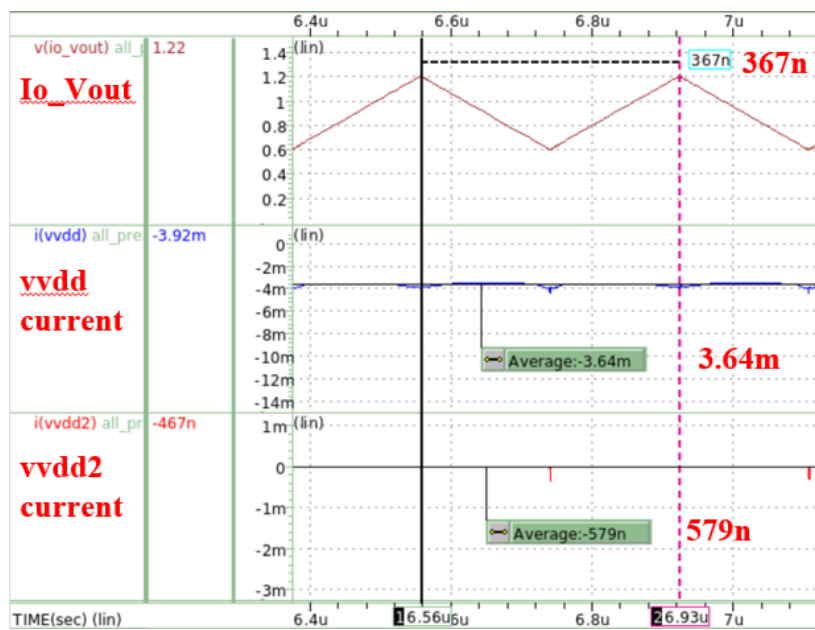


Fig. 3-1 介面電路佈局圖



@ Vref = 50mV Rsens = 500ohm 27 °C TT

Fig. 3-2 三角波週期圖及 VDD current(用來算 power)

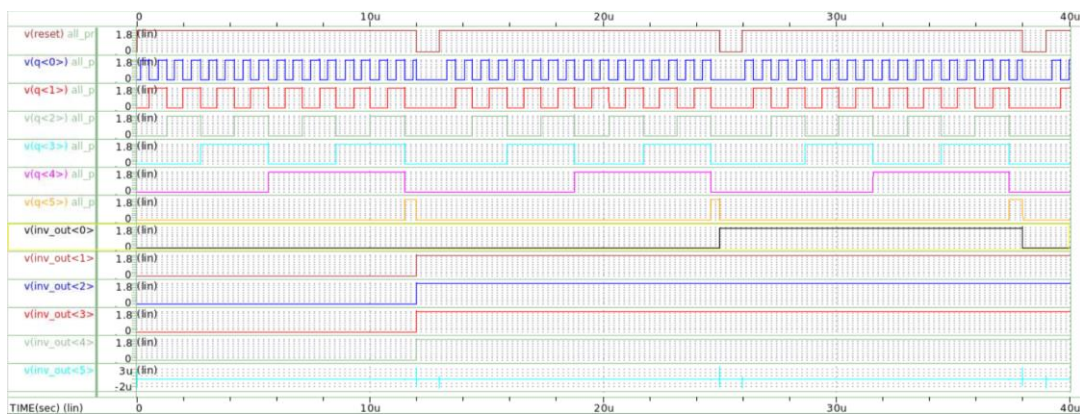


Fig. 3-3 Pre-sim 數位部分波形圖

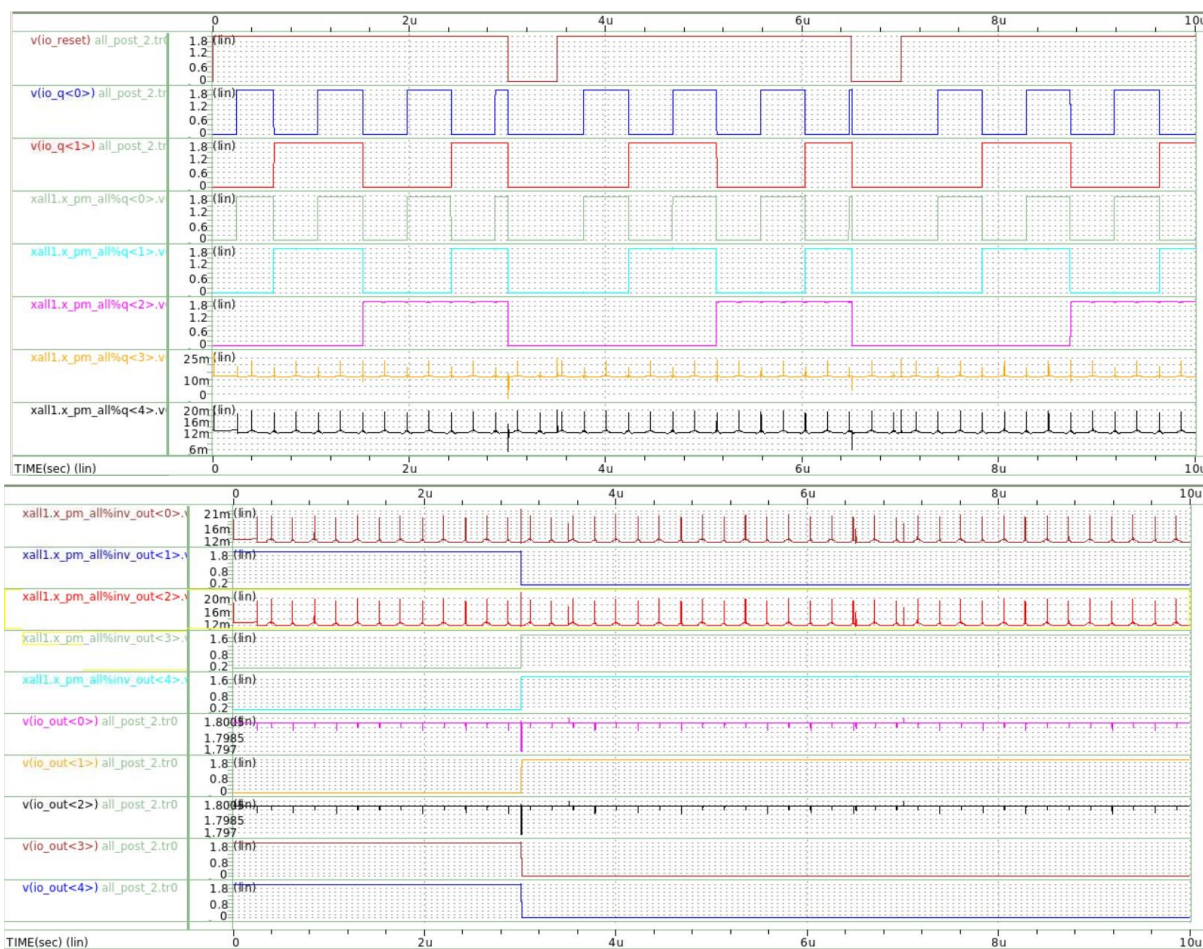


Fig. 3-4 數位部分 Postsim 波形圖

(四)、心得感想

在參考多篇 IoT 感測介面電路論文後，根據論文的 SPEC，期許用更小的90nm 製程及1.2V low VDD，去實作出比論文6mW power 更小，且電阻可測值可以低至500ohm 的電路，並決定採用 oscillator-based resistance read out 電路。接著，規劃電路設計及佈局的行程。一開始使用90nm 製程，發現其 MOS gate 端有嚴重的漏電行為發生，使電路相關參數難以預測，設計積分器時更是無法同時兼顧500kHz 以上 bandwidth(為了形成穩定三角波)及符合 SPEC 低功耗的低電流時，鋌而不捨地與學長姊討論調整方向，包括增加電容改變一二級 pole 的位置與順序等，最後被建議更換180製程，VDD 從1.2V 改用1.8V 後，並且電路行為也較為熟悉，順利完成實作。專題過程，感謝鄭桂忠教授及學姐帶領我們進度，並時刻追蹤我們遇到的問題，進行討論及想法刺激，最重要提供實驗室豐富資源給我們進行軟體實作，與 tape-out 的珍貴機會。

(五)、參考文獻

- [1] Fulvio Ciciotti, Cesare Buffa, Antonio Vincenzo Radogna, Luca Francioso , Simonetta Capone ,Richard Gaggl, Member, IEEE, and Andrea Baschiroto, Fellow, IEEE, A 450- μ A 128-dB Dynamic Range A/D CMOS Interface for MOX Gas Sensors, IEEE SENSORS JOURNAL, VOL. 19, NO. 24, DECEMBER 15, 2019
- [2] Marco Grassi, Member, IEEE, Piero Malcovati, Senior Member, IEEE, and Andrea Baschiroto, Senior Member, IEEE, A 141-dB Dynamic Range CMOS Gas-Sensor Interface Circuit Without Calibration With 16-Bit Digital Output Word, IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 42, NO. 7, JULY 2007
- [3] Rafael Puyol , Graduate Student Member, IEEE, Sylvain Pétré , Yann Danlée , Thomas Walewyns , An Ultra-Low-Power Read-Out Circuit for Interfacing Novel Gas Sensors Matrices, IEEE SENSORS JOURNAL, VOL. 22, NO. 10, MAY 15, 2022
- [4] 張佳琳，「適用於電子鼻系統化學電阻式氣體感測器之適應介面電路」，國立清華大學碩士學位論文，民國 102 年。
- [5] 周志融，「低功耗、低複雜度的基於突波延遲時間的電阻式氣體感測器介面電路設計」，國立清華大學碩士學位論文，民國 109 年。