

國立清華大學 電機工程學系

實作專題研究成果摘要

TCAD Simulation Template Setup of  
Novel Vertical Gallium Nitride Power  
Device

垂直 GaN 的 TCAD 模擬

專題領域：電子領域

組 別：B603

指導教授：黃敬源 副教授

組員姓名：劉柏賢

研究期間：2024年12月至 2025年12月止，共12個月

## 摘要

氮化鎵 (GaN) 元件具有寬能隙、高臨界電場與低導通電阻等優點，被視為下一代高壓、高效率電力轉換的重要技術。其中，垂直式 GaN Schottky 二極體 (Schottky Barrier Diode, SBD) 結構簡單且開關速度快，常被用來作為研究崩潰機制與邊界終端設計的元件。然而，相較於理想的 Schottky 結構，實際元件在邊緣處會出現明顯的電場擁擠 (edge crowding)，導致崩潰電壓遠低於理論預期。

本專題參考 H. Chen, S. Chen, H. Wang, C. Liu 等人於期刊 *physica status solidi (a)* [1] 的 p-GaN JTE (Junction Termination Extension) 策略，將其作為緩解 Schottky 邊緣電場擁擠的主要終端手段，並以 TCAD 重新實作與分析其在垂直 GaN SBD 上的電場變化與崩潰特性。使用 Sentaurus TCAD 建立垂直 GaN SBD 之二維結構，分別模擬理想平行板與具有限制電極寬度之實際結構，並觀察電場分佈與撞擊游離率的差異，以釐清 edge crowding 對崩潰行為的影響。接著參考文獻中提出的 p-GaN JTE 設計，將其引入模擬結構中，比較無終端與加入 p-GaN JTE 兩種情況下的 I-V 特性與電場分佈。

模擬結果顯示，實際結構中崩潰往往由 Schottky 邊緣的高電場區域觸發，使元件在尚未充分利用漂移層前即發生崩潰；而適當設計的 p-GaN JTE 則能將最大電場由接觸邊緣向漂移層內部分散，降低局部峰值電場，在僅輕微影響順向導通特性的前提下，有效提升崩潰電壓。進一步地，藉由計算 Baliga's figure of merit (BFOM  $=V_{BR}^2/R_{on,sp}$ )，可量化比較無終端與加入 p-GaN JTE 結構在崩潰電壓與導通電阻之綜合表現差異。整體而言，本專題建立了一套以 edge crowding 為核心、結合 p-GaN JTE 的垂直 GaN SBD 崩潰模擬流程，可作為後續實體元件邊界終端設計與 TCAD 優化的參考。

# 1. Background

近年來隨著電動車、伺服器電源以及再生能源系統的發展，高壓、高速的電力電子元件變得越來越重要。傳統以矽為主的功率元件在數百伏特以上逐漸逼近材料極限，難以再同時兼顧導通損耗與晶片面積。相較之下，氮化鎵 (GaN) 具有寬能隙與高臨界電場的特性，在相同阻斷電壓下可以使用較薄、較高摻雜的漂移層，因而被視為新一代高壓功率元件的關鍵材料。其中，垂直式 GaN Schottky 二極體 (SBD) 因結構單純、製程相對友善，常被拿來做為評估垂直材料品質與終端設計的基準平台。

然而，理論上一維模型預測的 kV 級崩潰電壓，在實際元件中往往無法達成，主要原因在於實際元件的電極寬度有限，且存在晶片邊界。反向偏壓下，Schottky 金屬邊緣的電場線被擠壓彎曲，出現明顯的邊緣電場擁擠 (edge crowding)。這種邊緣高電場會讓元件提早雪崩現象[1][2] (Avalanche breakdown)，使得實測崩潰電壓遠低於材料本身可以承受的理論上限。因此，如何透過合適的邊界終端結構 (edge termination)，在不大幅犧牲導通特性與製程複雜度的前提下，重新分配邊緣電場、拉高崩潰電壓，就成為垂直 GaN SBD 設計中很關鍵的一個課題。

## 2. Purpose

本專題利用 Sentaurus TCAD 模擬垂直 GaN SBD，從理想一維結構逐步過渡到具有限定電極寬度的實際結構，系統性觀察 edge crowding 對電場分布與崩潰機制的影響。在此基礎上，進一步評估引入 p-GaN JTE (Junction Termination Extension) 緩解上述現象的效果，首先希釐清在不同漂移層濃度下，理想 i-SBD 能達到的崩潰電壓與電場分佈，再與加入有限金屬寬度的 c-SBD 做比較，量化 edge crowding 對 BV 的實際降幅。

接著，本專題依文獻[3][4]提出的設計概念，在 Schottky 邊緣周圍導入 p-type 參雜形成 JTE，藉由改變 JTE 的濃度 ( $n_j$ )、厚度 ( $t_j$ ) 與延伸長度 ( $l_j$ )，掃描一系列 j-SBD，觀察崩潰電壓、電場分佈與撞擊游離熱點如何隨參數變化。透過這樣的參數掃描與圖像分析，一方面找出在既定漂移層條件下較佳的一組 JTE 設計，作為「可以有效抑制邊緣電場又不明顯惡化導通特性」的參考；另一方面也希望藉由模擬過程中出現的數值極限與高濃度情境，理解 JTE 濃度並非越高越好，而是在某個範圍內能取得較合理的折衷。此外，本研究將由順向 I-V 萃取各結構的 specific on-resistance ( $R_{on,sp}$ )，結合反向崩潰電壓計算 Baliga's figure of merit ( $BFOM = V_{BR}^2/R_{on,sp}$ )，從 FOM 的角度比較 i-SBD、c-SBD 與 j-SBD 之整體功率性能，量化 edge crowding 與 p-GaN JTE 設計對元件表現的實際影響，並建立可供後續垂直 GaN SBD 邊界終端設計參考的 TCAD 模擬流程。

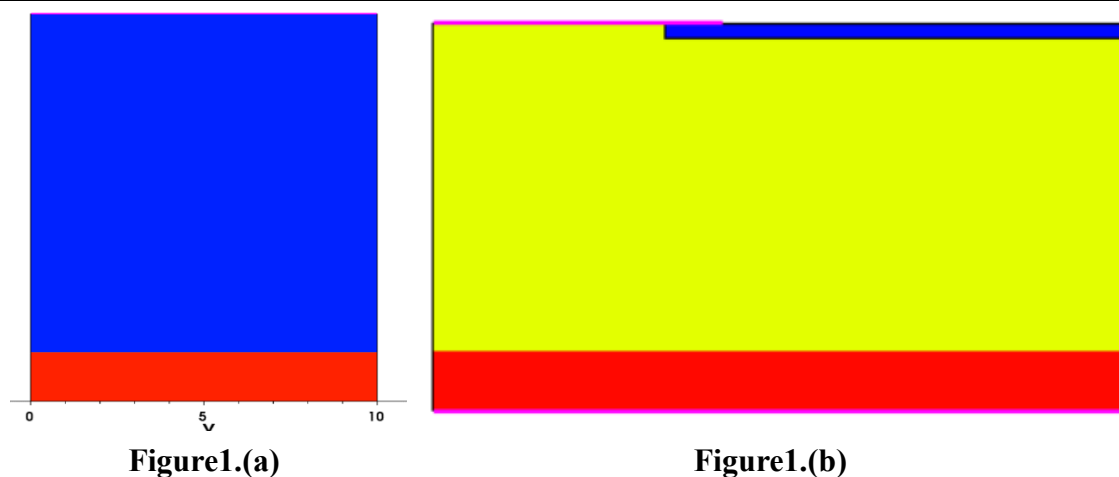
### 3. Method

#### 3.1 元件結構

理想 GaN SBD(i-SBD) 結構的寬度都為10um (Figure1.a)，主要層次如下：

- n- GaN 漂移層(drift layer)：11um，輕摻雜濃度約 $10^{15} - 10^{16} \text{ cm}^{-3}$
- n+ GaN 基板層(substrate layer)：2um，重參雜濃度約 $10^{18} \text{ cm}^{-3}$ 。
- Schottky 正極接觸：位於頂部，與 drift layer 形成金屬-半導體界面。
- Ohmic 背面接觸：與 substrate 層相接，作為陰極。

傳統 SBD (c-SBD)結構將 drift layer、substrate layer、Ohmic layer 總寬度拉至 60um，而多了 p-type JTE 的 j-SBD 是將 p-type 參雜加入 schottky 接觸邊緣 (Figure1.b)，而 p-type 區域參考文獻往 contact 內部延伸，長度為2um，往外延伸20-40um。



#### 3.2 TCAD 模擬設定

本專題使用 Sentaurus TCAD 進行二維模擬，考慮從元件橫向-縱向平面 (x-y 平面) 之截面結構，所有模擬均在室溫 300 K 下進行。針對前一節所介紹之三種結構——理想 GaN SBD (i-SBD)、傳統 SBD (c-SBD) 以及加入多段 p-type JTE 的結構 (j-SBD) 皆採用相同的模擬流程與偏壓條件，以便直接比較其崩潰行為。

在偏壓設定上，正向特性以頂部 Schottky 電極為陽極、背面 ohmic 電極為陰極。反向特性則採用由 0 V 掃描至數百伏特甚至 kV 等級，觀察反向漏電與崩潰電壓。為了在高電壓區保持數值收斂，搭配外接電阻 (external resistor) 方法，在陽極串聯一大電阻，可更好收斂，並以電流密度  $0.1 \text{ mA/cm}^2$  定義崩潰點。

邊界條件方面，頂部 Schottky 接觸與背面 ohmic 接觸分別設定為金屬電極，Schottky 金屬功函數為 5.18eV，其餘側邊邊界採用電氣絕緣，只專注在上下邊界的情況。為了準確捕捉邊緣電場擁擠 (edge crowding)，在 Schottky 邊緣、p-GaN JTE 區域以及漂移層/基板交界附近加密網格，而在遠離界面與邊界的區域則使用較粗網格，以降低計算量。

### 3.3 TCAD 模擬流程

模擬流程大致分為兩個階段：先在 i-SBD 與 c-SBD 尋找合適的漂移層摻雜條件，確定「本體設計」具有合適的崩潰能力；再在此基礎上，引入 p-type JTE 並進行參數掃描，以評估其對邊緣電場與崩潰電壓的改善效果。

第一階段中，分別以 i-SBD、c-SBD 為對象，選定基板層濃度為  $10^{18} \text{ cm}^{-3}$ ，跑四種漂移層濃度  $10^{15}$ 、 $5 \times 10^{15}$ 、 $10^{16}$ 、 $5 \times 10^{16}$ ，並確認 c-SBD 是否因為 crowding effect 而降低崩潰電壓，再從四項中選定後續 j-SBD 設計的標準。第二階段中，於 Schottky 邊緣加入 p-type JTE，形成 j-SBD 結構，並以「三種受體濃度( $n_j$ ) × 三種 JTE 長度( $l_j$ ) × 三種 JTE 寬度( $t_j$ )」的方式進行參數掃描 (Table1)，藉由這樣的掃描，可以找出此結構下較佳的 JTE 設計範圍，並歸納出 p-GaN JTE 在緩解 edge crowding 時的有效條件，並查看電場情況。透過上述兩階段流程，可確保在一致的本體設計下，比較 i-SBD、c-SBD 與 j-SBD 的崩潰電壓與導通特性。

$n_j (\text{cm}^{-3})$	1e16	5e16	1e17
$l_j (\text{um})$	20	30	40
$t_j (\text{um})$	0.3	0.5	0.8

Table1

## 4. Results

### 4.1 i-SBD, c-SBD 於不同漂移層濃度模擬結果：

Breakdown Voltage	i-SBD (V)	c-SBD (V)	c-BV/i-BV
$1 \times 10^{15} (\text{cm}^{-3})$	2741	103.7	3.8%
$5 \times 10^{15} (\text{cm}^{-3})$	2592	60.04	2.3%
$1 \times 10^{16} (\text{cm}^{-3})$	2194	47.30	2.2%
$5 \times 10^{16} (\text{cm}^{-3})$	668.2	26.99	4.0%

Table2

Table2 彙整了不同漂移層摻雜下 i-SBD 與 c-SBD 的崩潰電壓。SBD 的結果隨漂移層摻雜提高，BV 單調下降，與一維理論中「漂移層摻雜越高、可支撐的崩潰電壓越低」的趨勢一致。電場均勻分布在 SBD 內部，最大電場約落在 2–3 MV/cm，符合 GaN 的臨界電場量級。相較之下，在相同漂移層條件下，c-SBD 的崩潰電壓僅剩理想值的 2–4% 左右，且這個比例並不隨濃度呈現的單調關係，以  $1 \times 10^{15} \text{ cm}^{-3}$  為例，從電場強度圖可以得知電場最大值是在 contact 邊緣，顯示元件是因為邊緣電場過大而提早崩潰，屬於 edge breakdown。

由於  $1 \times 10^{15} \text{ cm}^{-3}$  下理想 i-SBD 仍可達到約 2.7 kV 的高崩潰電壓，且在 c-SBD 中又能清楚觀察到因強烈的 edge crowding 與 BV 降低，本研究後續在加入 JTE 時，選擇  $1 \times 10^{15} \text{ cm}^{-3}$  作為漂移層的濃度。

## 4.2 j-SBD : p-GaN JTE 參數掃描結果

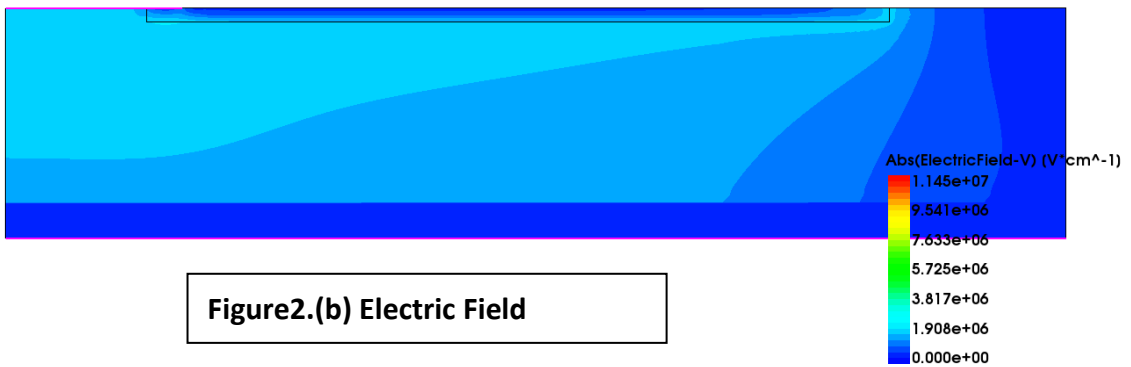
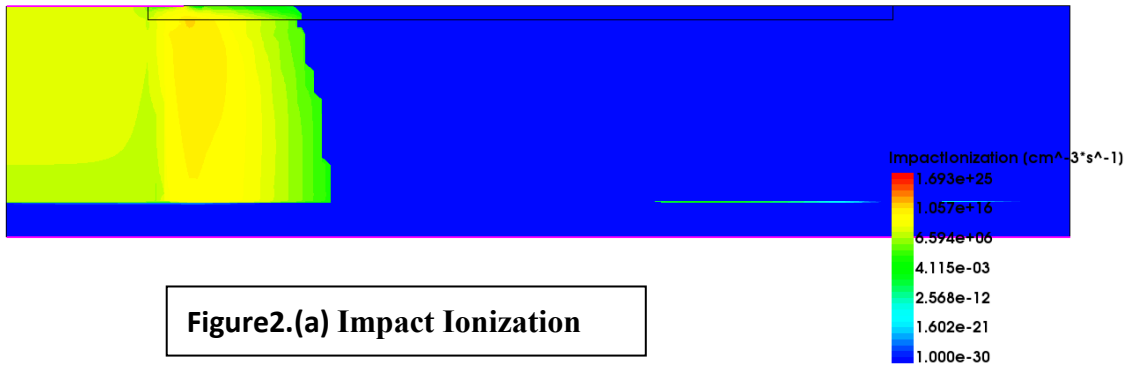
在固定漂移層濃度為  $1e15 \text{ cm}^{-3}$  的條件下導入 p-GaN JTE，形成 j-SBD 結構，搭配三種長度、厚度與濃度，共得到 27 組 j-SBD 的崩潰電壓 (詳見 Appendix)。

整體趨勢可以整理如下：在同一組幾何條件下，崩潰電壓會隨 JTE 濃度  $n_j$  提高而顯著上升；當  $n_j$  由  $1e16$  提高到  $1e17 \text{ cm}^{-3}$  時，BV 上限由數百伏特拉升至約 1.7 kV。相反地，當  $n_j$  偏低時，即使增加厚度  $t_j$  或延長長度  $l_j$ ，許多模擬點的 BV 仍與 c-SBD 接近，顯示幾何參數本身不足以補償邊緣電場，需要先有足夠的 JTE 濃度，終端設計才會真正發揮效果。當  $n_j$  提升至  $5e16$  與  $1e17 \text{ cm}^{-3}$  時，厚度與長度的影響才開始變得明顯：較厚、較長的 JTE 能進一步拉高 BV，並使電場在表面與 JTE 區域內部攤得更平。以本研究中表現最好的一組參數  $n_j = 1e17 \text{ cm}^{-3}$ 、 $t_j = 0.8\mu\text{m}$ 、 $l_j = 40\mu\text{m}$  為例，其模擬崩潰電壓約為 1748V，遠高於未加終端的 c-SBD，也較接近理想 i-SBD 的 2741V。

在這組最佳 j-SBD 的撞擊游離率分佈 (Figure2.(a)) 中可以看到，高撞擊游離區域不再緊貼 Schottky 邊緣，而是沿著 p-GaN JTE 與 n-GaN 漂移層交界展開，並往漂移層內部延伸，顯示 avalanche 主要在 JTE 區域及其下方被啟動。對應的電場圖中 (Figure2.(b))，原本集中在金屬邊角的高電場被攤平，最大電場分佈沿著 JTE 上方與末端附近較為平緩地展開，漂移層表面的等位線也由強烈彎曲變得接近水平，代表 JTE 確實提供了一段有效的電位緩衝區。雖然最大電場仍位於邊緣附近，崩潰仍然由終端結構主導，但相較 c-SBD 已經能大幅延後崩潰發生的條件，讓漂移層的耐壓能力被利用得更完整。

綜合模擬結果，在本研究的漂移層與邊緣條件下，可以歸納出：JTE 濃度  $n_j$  是決定能否建立足夠電位緩衝區，進而有效提升 BV 的第一關鍵；厚度與長度則是在濃度達到一定門檻後，用來微調電場分佈與進一步優化 BV 的次要設計參數。

**最好的一組參數是  $n_j = 1e17 \text{ cm}^{-3}$ 、 $t_j = 0.8\mu\text{m}$ 、 $l_j = 40\mu\text{m}$ 。**



### 4.3 更高 JTE 濃度的延伸模擬與數值限制

由於在  $n_j = 1e16$  到  $1e17 \text{ cm}^{-3}$  的範圍內，崩潰電壓仍隨濃度上升而增加，本研究進一步嘗試將 JTE 濃度拉高至  $2e17$  與  $3e17 \text{ cm}^{-3}$ 。Figure 3 是不同 JTE 濃度對照 BV 的圖表，亦可得知在更高 JTE 濃度下，BV 會更接近 i-SBD 的 2741V，圖中高濃度於 0 的 BV 是無法收斂的解，可能需要更細的網格與模型的校正。對應的 BV 也明顯高於  $n_j = 1e17 \text{ cm}^{-3}$  的設計，從「壓抑電場」的角度來看，可以推知在  $1e17 \text{ cm}^{-3}$  時 JTE 的最大濃度尚未完全飽和。

在  $n_j = 3e17 \text{ cm}^{-3}$ 、 $t_j = 0.5\mu\text{m}$ 、 $l_j = 20\mu\text{m}$  的例子中，崩潰時的電場峰值 (Figure 4) 已由 Schottky 邊緣移到 JTE 的末端，原本的 edge crowding 幾乎被消除，但同時在終端尾端形成新的高場集中區域，崩潰行為也轉而由 JTE 結構末段所能承受的極限決定，而非原本的 Schottky 接觸邊緣。

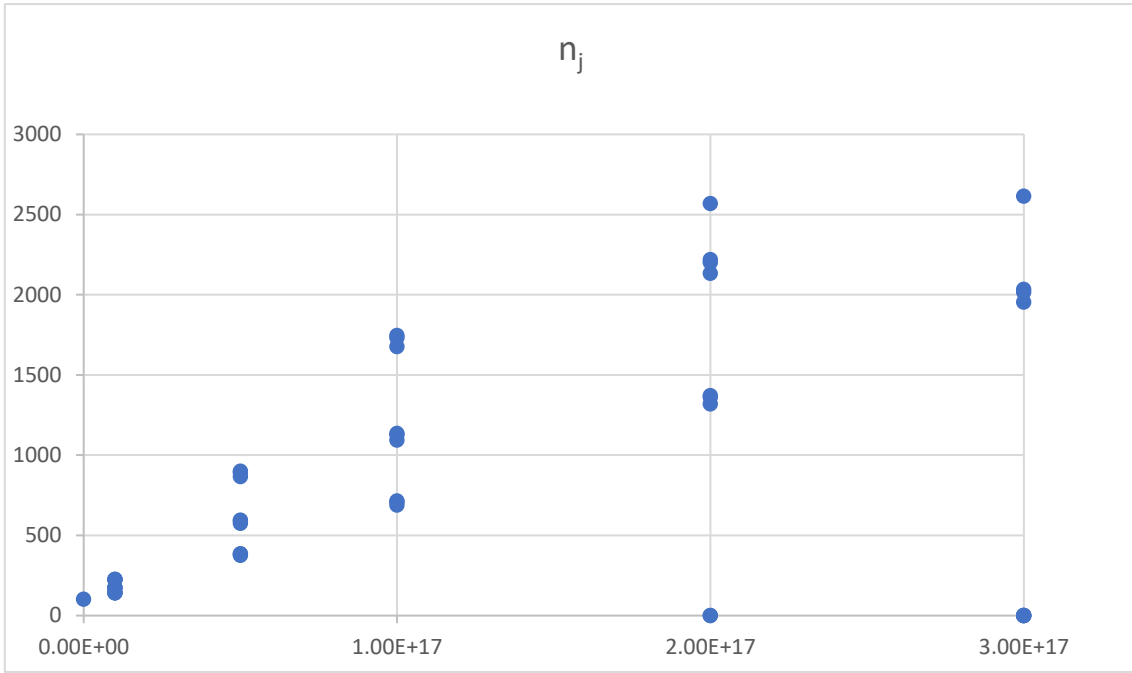


Figure3

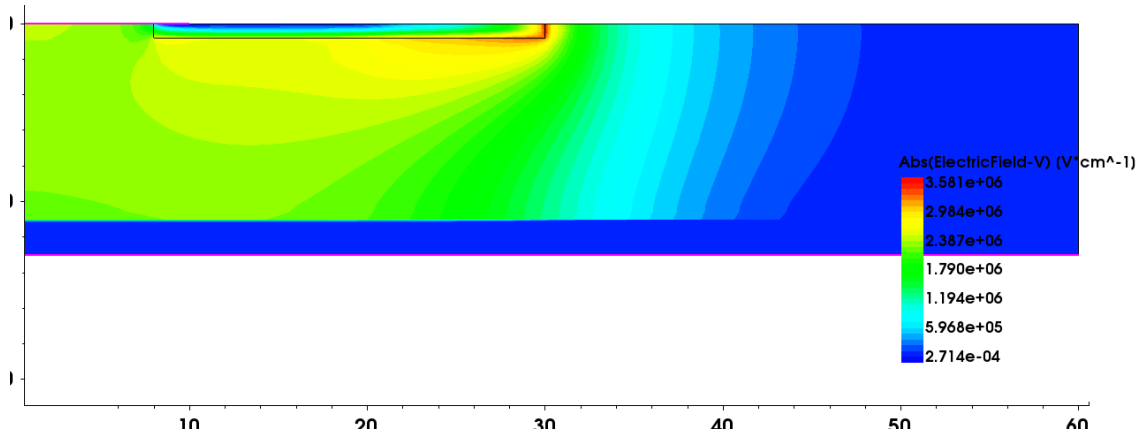


Figure4

#### 4.4 i-SBD, c-SBD, j-SBD I-V 圖比較

在前一節有說到 j-SBD 於  $n_j = 1e17 \text{ cm}^{-3}$ ,  $t_j = 0.8\mu\text{m}$ ,  $l_j = 40\mu\text{m}$  時訂為最佳參數，因此在本節中皆以此條件作為 j-SBD 之「最佳設計」，並與理想平行平面結構 i-SBD 以及未採用任何邊緣終端之 c-SBD 進行 I-V 特性比較。

根據反向 I-V 模擬結果，c-SBD 在僅約 103.7 V 電流下墜 即因 Schottky 邊緣的電場擁擠而發生崩潰；理想平行平面結構 i-SBD 的崩潰電壓則可達 2741 V，而引入 p-GaN JTE 後，j-SBD 的崩潰電壓提升至 1748 V，介於兩者之間並大幅接近 i-SBD 的理論上限。Figure5 顯示 i-SBD、c-SBD 與 j-SBD 於 0 - 5 V 的順向 I-V 曲線。三者的 turn-on voltage 幾乎一致，約為 0.9 V，顯示 JTE 設計對導通起始電壓的影響有限；在較高順向偏壓下，j-SBD 的順向電流略小，可歸因於 JTE 造成的額外 series resistance 或有效導通面積縮小，僅帶來輕微的  $R_{on}$  惡化，整體趨勢與 Chen 等人 [1] 報導之 C-SBD 與 J-SBD 差異一致。

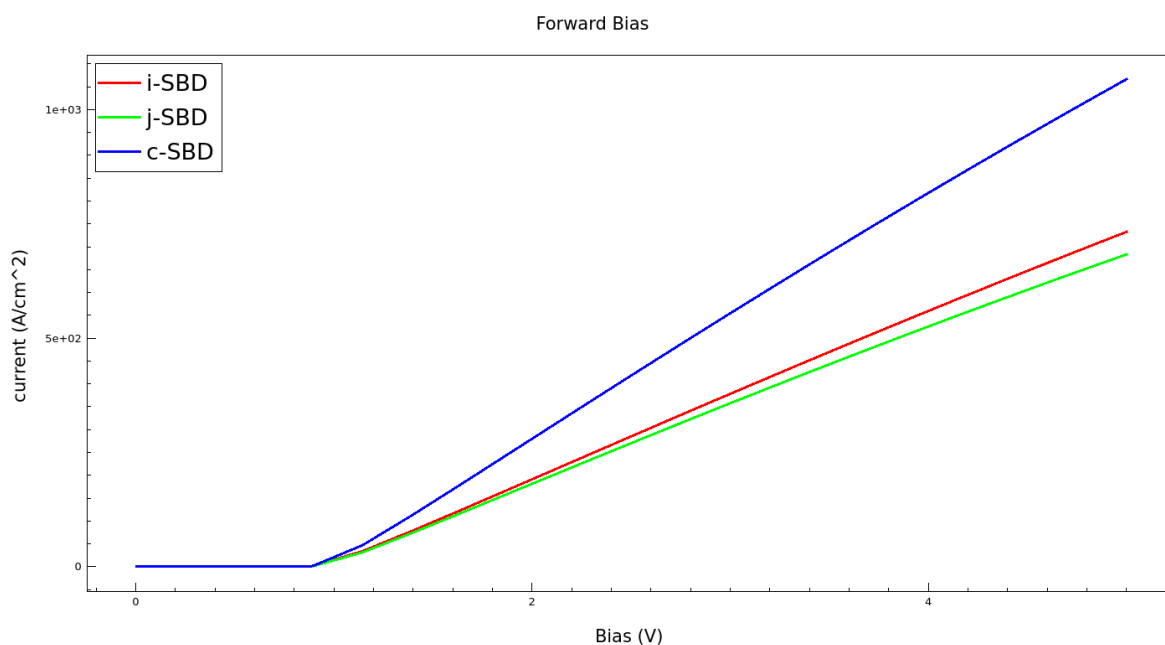
模擬出的  $R_{on}$  於 table3，為了同時評估崩潰電壓與導通損耗之綜合表現，本研究進一步計算 Baliga's figure of merit (BFOM)。對於本研究所探討之單極性垂直 GaN SBD，BFOM 定義為

$$BFOM = \frac{V_{BR}^2}{R_{on,sp}}$$

計算結果顯示相較於 c-SBD，p-GaN JTE 在僅付出有限導通電阻增加的代價下，便可大幅提升 BFOM，對垂直 GaN SBD 的功率表現具有明顯助益。

	i-SBD	c-SBD	j-SBD
$R_{on}(m\Omega \cdot cm^2)$	5.677	3.656	5.347
$BFOM (W/cm^2)$	1.325G	2.941M	0.571G

**Table3**



**Figure5**

## 5. Conclusion

此專題以垂直GaN Schottky二極體(SBD) 作為研究對象，以Sentaurus TCAD模擬觀察分析在非理想的SBD中edge crowding與崩潰機制，再引入p-GaN JTE解決此問題。模擬結果在相同的漂移層濃度下，JTE的濃度、厚度、長度均與崩潰電壓成正相關，其中以JTE的濃度是影響最為關鍵。

JTE中  $n_j = 1e17 \text{ cm}^{-3}$ ,  $t_j = 0.8\mu\text{m}$ ,  $l_j = 40\mu\text{m}$ 是本次模擬出的最佳參數，崩潰電壓為1748V，與理想崩潰電壓2741V最為相近，也最符合GaN高壓的需求，當我們將 $n_j$ 調到極端濃度時，崩潰電場圖會發現電場峰值集中在JTE末段，成功緩解 Schottky 邊緣的電場強度，並讓元件更接近材料本身的耐壓極限。透過順偏IV分析可得知j-SBD 的順向電流相較 c-SBD 略小，帶來輕微的  $R_{on}$ 惡化，結合反向崩潰電壓計算BFOM，顯示j-SBD 在僅付出有限導通電阻增加的代價下，即可大幅提升崩潰電壓與 BFOM，整體功率表現顯著優於未終端結構

整體而言，p-GaN JTE 不僅證實具有有效抑制edge crowding、提升垂直 GaN SBD崩潰電壓的能力並改善整體功率表現，同時也顯示其設計必須兼顧濃度、厚度與延伸長度等參數之折衷，而非單純追求高摻雜。

## 6. Reference

- [1] Fu, H., Fu, K., Chowdhury, S., Palacios, T., & Zhao, Y., “Vertical GaN Power Devices: Device Principles and Fabrication Technologies—Part I,” *IEEE Transactions on Electron Devices*, vol. 68, 2021
- [2] Fu, H., Fu, K., Chowdhury, S., Palacios, T., & Zhao, Y., “Vertical GaN Power Devices: Device Principles and Fabrication Technologies—Part II,” *IEEE Transactions on Electron Devices*, vol. 68, July 2021
- [3] H. Chen, S. Chen, H. Wang, and C. Liu, “Design Strategy of Vertical GaN Power Schottky Barrier Diodes with p-GaN Junction Termination Extension and Experimental Demonstration of Selective p-Doping by Implantation,” *physica status solidi (a)*, 2024.
- [4] N. Yee et al., “Rapid Inverse Design of GaN-on-GaN Diode with Guard Ring Termination for BV and (VFQ)–I Co-Optimization,” in *Proc. ISPSD 2023*, pp. 143–146, 2023.

## 7. Review and reflections

這是我第一次接觸 TCAD 模擬的程式，雖然我有修過固態電子元件，但是專題是沒接觸過的垂直 GaN 元件，所以當初在讀論文的時候花上蠻多時間在初步認識，在更深入後發現這是一個大坑，因為文章中除了有蠻多固電最難的近代物理外，元件的特性與各種製程高度相關，雖然在模擬上可以忽略製成的步驟，但是這些觀念又不得不去了解，所以在前中期遇到最大的困難點是要先克服這些知識盲區。開始使用 Sentaurus 也發現它可以模擬許多情況，甚至可以把製成的條件加進去，相對地，有蠻多東西需要去琢磨的，雖然模擬可以做各種事，但是我研究最多的部分是邊緣崩潰電壓，除了論文相對好找外，也可以照著其中的結構參數去畫，在最一開始是想要去模擬 beveled mesa termination 結構的，因為當時正好在看幾篇論文在研究，也對這種斜面終端的外型與製程很感興趣，覺得挺酷的。實際操作時很快就碰到邊界與網格設定的問題，像是如何在 SDE 中建立帶斜角的 mesa 幾何、如何在斜面附近生成足夠平滑且收斂的網格，以及在尖銳角落避免出現不合理的高電場或數值無法收斂。

後來就放棄去做相對來說較好模擬的 p-GaN JTE 結構，只需要在裡面多加一個 window 並加密邊界網格，但是我當初在跑崩潰電壓遇到最大的問題是我的 c-SBD 無法收斂，就算真的用其他處理方式算出來也是在非常小的電壓，大約在 10V 左右，後來才發現是我的 i-SBD 有點太小了，因此才會有我模擬的第一個步驟，先找到最適合的模型，後來有遇到 j-SBD 無法收斂的情況，因為在鄰近崩潰時電流呈指數成長，上網查資料與看教材後發現額外串聯高電阻可以更容易找到我要的電流值，因為是掃一條斜直線，後來也遇到一些很零碎難搞的問題，比較難受的是每次都跑十來分鐘，只能發呆划手機，不過還好有解出來。

雖然我的專題內容相對簡單，但我也在此課程中學到許多，除了題目內容與模擬外，更了解到即時指損的重要性，千萬不能頭鐵到底，必須要在有思緒的情況下解決問題，不然就像原地轉圈。最後，非常感謝學長在繁忙的研究進度中撥空來與我討論，也謝謝黃敬源老師帶領我進入這領域，透過不斷的討論與改進，完成這次專題讓我收穫良多。

## 8. Appendix

i-SBD breakdown voltage : 2741V

c-SBD breakdown voltage : 103.7V

j-SBD breakdown voltage at  $n_j = 1e16 \text{ cm}^{-3}$

$t_j/l_j$ (um)	20	30	40
0.3	143.5	143.5	143.7
0.5	174.1	174.3	174.3
0.8	225.4	227.1	228

j-SBD breakdown voltage at  $n_j = 5e16 \text{ cm}^{-3}$

$t_j/l_j$ (um)	20	30	40
0.3	375.6	383.8	385.9
0.5	576.5	592.5	596.6
0.8	867.1	894.1	901.1

j-SBD breakdown voltage at  $n_j = 1e17 \text{ cm}^{-3}$

$t_j/l_j$ (um)	20	30	40
0.3	689.8	709.5	714.6
0.5	1094	1128	1137
0.8	1677	1733	1748

j-SBD breakdown voltage at  $n_j = 2e17 \text{ cm}^{-3}$

$t_j/l_j$ (um)	20	30	40
0.3	1321	1363	1373
0.5	2134	2203	2221
0.8	2569	Nc	Nc

j-SBD breakdown voltage at  $n_j = 3e17 \text{ cm}^{-3}$

$t_j/l_j$ (um)	20	30	40
0.3	1955	2016	2035
0.5	2615	Nc	Nc
0.8	Nc	Nc	Nc