

Retention Characteristic of SONOS Memory Cell

SONOS 記憶體之資料儲存時間特性

李柏義，葉秉澄

指導教授：黃智方

ABSTRACT

快閃記憶體(Flash Memory)是現今常見用來儲存資料的元件，我們研究的元件 SONOS 就是快閃記憶體的一種。我們研究的主題就是希望透過更改 SONOS 結構，增進它其中一項重要的特性——資料儲存時間(Retention Time)。我們的實驗操作包括改變穿隧氧化層厚度、材料以及通道長度，並且建構了一個基本模型，以它的資料儲存特性作為對照組。在穿隧氧化層為二氧化矽及三氧化二鋁的結構中，我們分別觀察4組和3組不同厚度下的資料儲存特性。在通道長度的部分，我們則觀察了6組不同長度下的資料保存特性。最後我們透過兩種方式觀察資料保存特性，一是利用直接觀察儲存氮化層內的電荷濃度，二是測量元件放電特定時間後的臨界電壓，以臨界電壓的變化來間接觀測資料保存時間。

INTRODUCTION

SONOS 的結構由上至下為：控制閘極(Silicon Control Gate)-阻擋氧化層(Blocking Oxide)-儲存氮化層(Nitride)-穿隧氧化層(Tunneling Oxide)-矽基板(Silicon Substrate)。儲存資料至 SONOS 時，電子會從源極流向汲極，因受到橫向電場加速，成為熱載子(Hot carrier)。熱載子會受到控制閘的正電壓吸引，能量足夠時便能跨越穿隧氧化層之能障，儲存至氮化矽中。這些儲存電荷有機會穿隧，使電荷流失並造成資料遺失。

穿隧機制是資料遺失的主要原因。穿隧分為兩大機制，一是直接穿隧(Direct-Tunneling)，二是 F-N 穿隧(Fowler-Nordheim Tunneling)。直接穿隧的電子不需要比能障(Energy Barrier)能量高，就有穿過能障的機率存在。而直接穿隧機率和能障的寬度有關，寬度越小，電子穿隧的機率就會上升。F-N 穿隧與直接穿隧最不同之處就在於會隨著元件的操作電壓上升，而使穿隧發生的機率上升。

我們使用 TCAD 模擬軟體，利用閘極電壓將電子充進氮化層後，再將所有的偏壓歸零，讓元件在室溫(300K)的情況下觀察放電情形十年。並透過以下兩種關係來判斷資料儲存之特性：

(1) 氮化層中捕捉電荷濃度與時間之關係圖

(2) 臨界電壓之變化量(ΔV_{th})與時間之關係圖

一、改變穿隧氧化層之厚度

1. 穿隧氧化層為二氧化矽

穿隧氧化層厚度愈薄，充電時內部電場愈低，使熱載子有較大動能並且能帶會產生越大的形變使F-N穿隧機率上升，導致電荷儲存進氮化儲存層的機會上升，因此元件初始電荷濃度會較高電荷流失越多時，臨界電壓變化量愈多。因此穿隧氧化層厚度愈厚，穿隧機率愈小，臨界電壓變化量愈小，放電十年後的濃度與初始值相差也愈小。

2. 穿隧氧化層為三氧化二鋁

穿隧氧化層的材料為三氧化二鋁時，因為三氧化二鋁的介電常數較二氧化矽高，因此即使較薄一開始存進的電荷量還是較二氧化矽低。同樣是三氧化二鋁，除了厚度為1.5奈米時的特例外可以看出越薄的穿隧氧化層初始電荷量較多，並且較厚的穿隧氧化層會有相對比較好的電荷保存特性。但整體而言，因為過薄的厚度使得儲存特性比二氧化矽差。

二、改變通道長度

通道長度縮短會讓熱載子效應增強，使得一開始所充進去的電荷增加，增加氮化層中的電荷濃度。再者，穿隧氧化層之電場隨著通道長度變小而變小，因此穿隧機率將會下降，儲存電荷較難漏出，進而提升資料儲存之特性。模擬10年後所剩餘之電荷濃度也較大。臨界電壓之變化量亦有減少的趨勢。

就儲存電荷的保存率的角度而言，穿隧氧化層為二氧化矽、厚度為16奈米時，電荷儲存能力最佳，達到99.94%。穿隧氧化層為三氧化二鋁時，亦有類似的趨勢，但表現沒有二氧化矽佳。當通道長度為50奈米時，電荷儲存能力最佳，達到89.1%。就臨界電壓變化量的角度而言，在臨界電壓相較基本模型的變化率越小代表該結構的電荷儲存特性越好。表現最佳的是厚度0.5奈米、材料為三氧化二鋁的-99.98%和通道寬度50奈米的-12.87%。因為受到初始電荷量的影響，這兩個最佳結果與前一個觀點所得的兩個最佳結果有所不同。

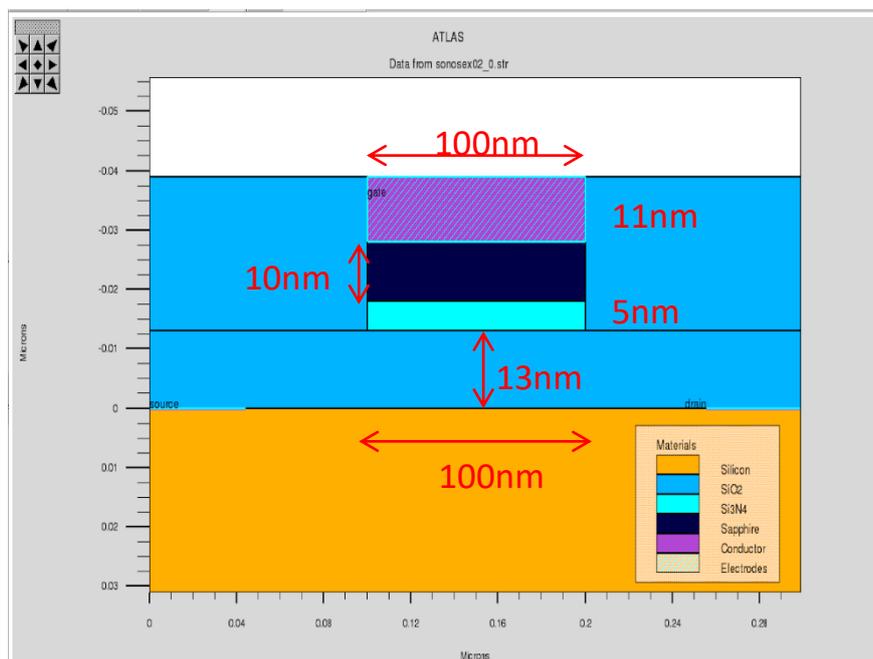


Fig.1

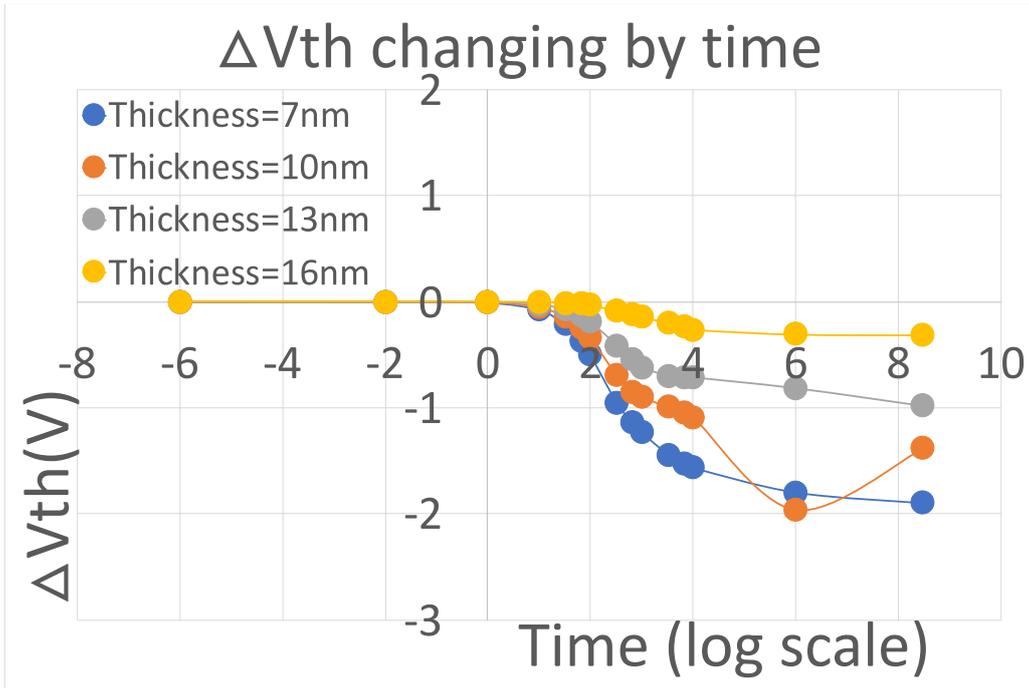


Fig.2

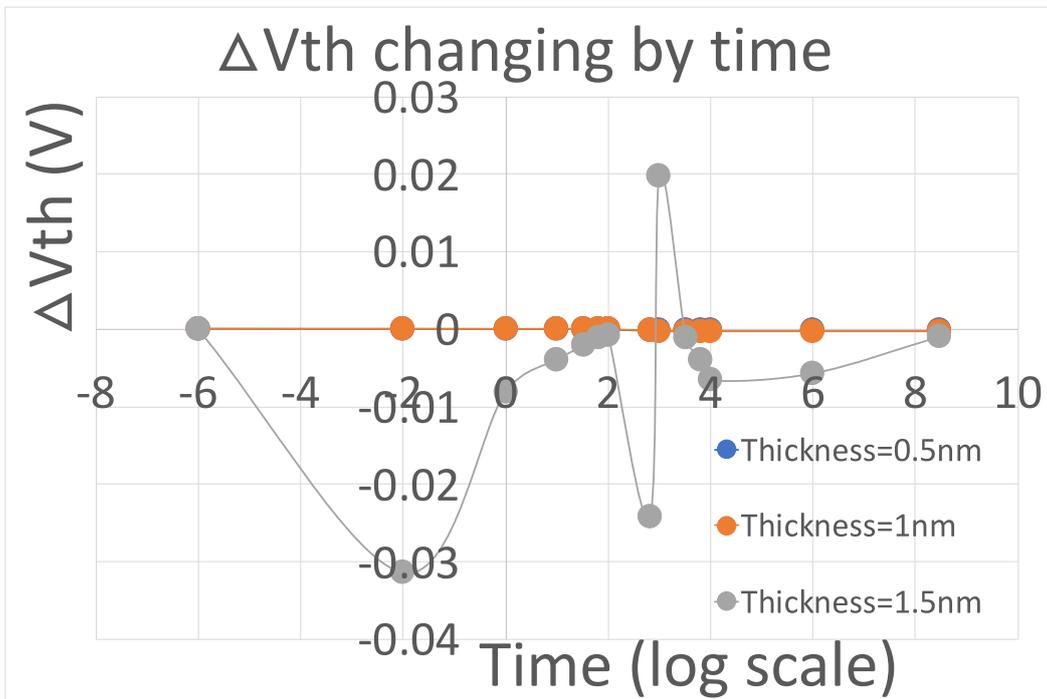


Fig.3

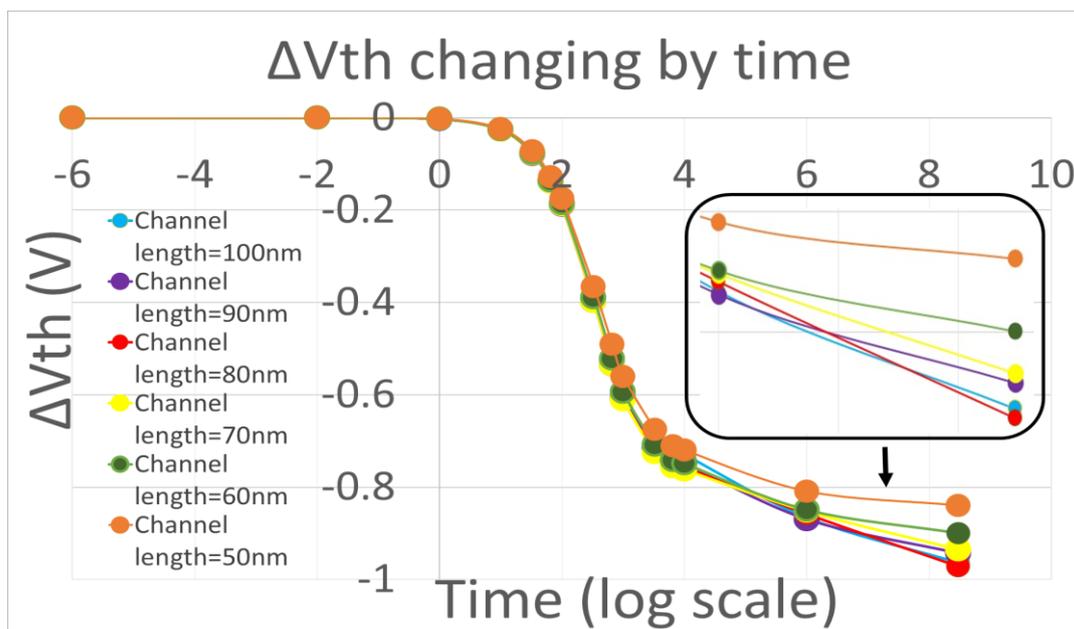


Fig.4

心得與感想

葉秉澄：

這一年以來的實作專題，除了讓我對 SONOS 和半導體元件有更多的認識，最重要的是大致知道了研究進行的方式。在一開始，因為背景知識的不足，使得調整的方向與理論相左，到讀了老師指定的書籍後更了解 SONOS 運作的原理，實際將這些理論透過 TCAD 模擬出來，除此之外在 TCAD 的操作上也更加上手，但學習到最多的還是如何準備報告和跟組員的團隊合作，這邊要謝謝教授這一年以來非常有耐心的給我們方向和給我們不少的建議，還有我的組員李柏義，如果不是他的話，我自己一個人應該沒辦法完成這樣的專題研究。

李柏義：

在準備 SONOS 和半導體元件之背景知識時，一開始是有些挫折，所幸教授有建議我們去修固態電子元件的相關課程，讓我們在往後操作模擬時，更能使用半導體相關理論來支撐我們所模擬出的結果。儘管有時跑出的模擬不盡人意，但教授不吝給予我們指導與鼓勵，非常感謝教授這一年來的付出。此外也要感謝我的組員葉秉澄，這一年和他的合作與討論讓我獲益良多，學習如何分工合作，讓我們完成這最後的成果。