

國立清華大學 電機工程學系
實作專題研究成果摘要

(Design and Analysis of A Twin-8T SRAM
Computation-in-Memory Unit-Macro)

(雙8T SRAM 內存計算單元宏的設計與分
析)

專題領域：系統組

組 別：A298

指導教授：張孟凡

組員姓名：范宸瑋

研究期間：2022年7月1日至2023年4月底止，共10個月

Department of Electrical Engineering,
National Tsing Hua University
Special Topic on Implementation Research
abstract

(Design and Analysis of A Twin-8T SRAM
Computation-in-Memory Unit-Macro)

(雙8T SRAM 內存計算單元宏的設計與分
析)

Major Category: system group

Group Number: A298

Advisor: ZHANG,MENG-FAN

Members: FAN,CHEN-WEI

Research Period: From (2022/07/01) to (2023/4/31).

目錄

目錄.....	3
1.Abstract.....	4
2.摘要.....	5
3.報告內容.....	6
4.參考圖片.....	11
5.心得感想.....	12

1. Abstract

In this topic, my topic mainly revolves around T8T SRAM (Twin-8T SRAM). SRAM (Static random-access memory) is one of the most commonly used memories today.

T8T SRAM (Twin-8T SRAM) consists of M8T (most significant 8T) and L8T (least significant 8T). Among them, 8T (8 transistors) is composed of original 6T SRAM and 2T readout transistors. The original 6T SRAM of M8T and L8T are the same, the only difference is 2T readout transistors.

The Width of 2T readout transistors in M8T is twice the Width of 2T readout transistors in L8T.

Due to the difference in weight between M8T and L8T, different discharge levels can be achieved, resulting in different voltage levels. The essence of T8T is that it can improve the precision of memory.

Different voltage levels are obtained, because these signals are analog signals. It must go through the ADC before it can be converted into a digital signal. Through the ADC I designed, it is converted into digital output.

After several months of practice, the circuit results I simulated are in line with expectations, and the waveforms are also very ideal.

2. 摘要

這次的專題，我的主題主要環繞在 T8T SRAM(Twin-8T SRAM)，SRAM(Static random-access memory)為現今常用的記憶體之一。

T8T SRAM(Twin-8T SRAM)由 M8T(most significant 8T)與 L8T(least significant 8T)組成。其中 8T(8顆 transistors)由 original 6T SRAM 與 2T readout transistors 組成。M8T 與 L8T 的 original 6T SRAM 都一樣，他們唯一的差別在於 2T readout transistors。

M8T 中 2T readout transistors 的 Width 為 L8T 中 2T readout transistors 的 Width 兩倍。

由於 M8T 與 L8T 的 weight 的不同，可以達到放電程度不同的效果，進而產生出不同的 voltage level。T8T 的精髓在於，可以將記憶體的 precision 提升。

得到了不同的 voltage level，由於這些 signal 為 analog 訊號。必須要經過 ADC，才能轉換成 digital signal。經由我設計的 ADC，轉換成 digital output。

經由我幾個月下來的實作，我模擬出來的電路結果，都符合預期，波形也非常理想。

3. 報告內容

(1) 背景或動機 Background/Motivation

這次的專題，我主要做的主題為 Twin-8Transistor SRAM。

我在大三上時，我有修張孟凡教授的 VLSI 課程。當時我對 SRAM，有著初步的了解。而當時的上課內容，主要在於 6T SRAM 的架構。6T SRAM，其中 4 顆 transistors 作用於 inverter，目的為穩定記憶體內容，而剩下 2 顆 transistors 作用於開關功能，將 bit-line 的 signal 傳至 SRAM 中。

在寒假時，我有去想怎麼把 6T SRAM 的 precision 變得更多一點。因為 6T SRAM 只能存取 0V 或 1.8V 的內容。

於是，我開始翻閱眾多 papers，找到了這篇 paper，為清華大學電機系許多教授聯合發表的 paper。

Reference: <https://ieeexplore.ieee.org/document/8915834>

這篇 paper 的主題為 T8T SRAM(Twin-8T SRAM)架構。

(2) 研究目的 Purpose

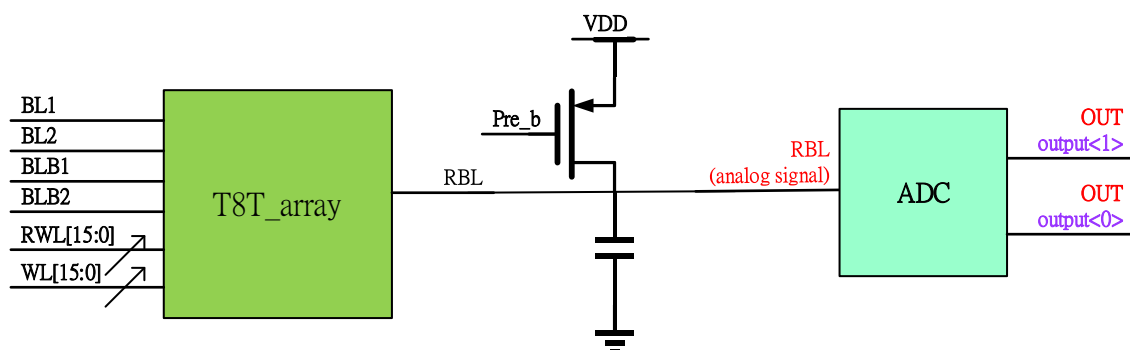


Fig. 2.2.1 T8T SRAM macro

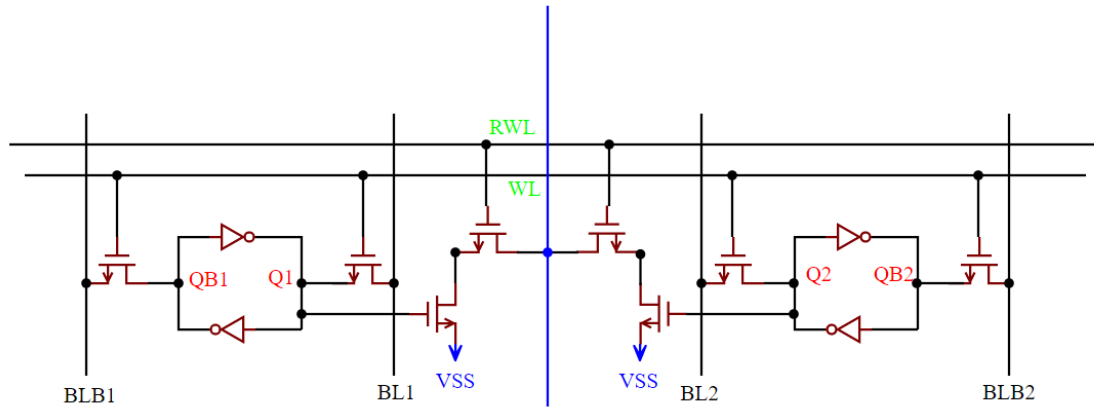


Fig. 2.2.2 我自己所畫的 T8T SRAM 的 cell

在還沒接觸 T8T SRAM 前，T8T SRAM 對我來說，是一個陌生的電路。

在此之前，我上 VLSI 課程時，有接觸過 6T SRAM。

而 T8T SRAM 為 6T SRAM 的進化版。透過這次的專題競賽，我運用這幾個月來的時間，來實現這個 T8T SRAM 電路。

(3) 研究方法 Method

這次的專題，我主要透過 virtuoso composer 來畫出電路，接下來匯出成 .spi，進入 hspice 進行模擬，查看 waveform，是否符合預期。

(4) 研究結果 Results

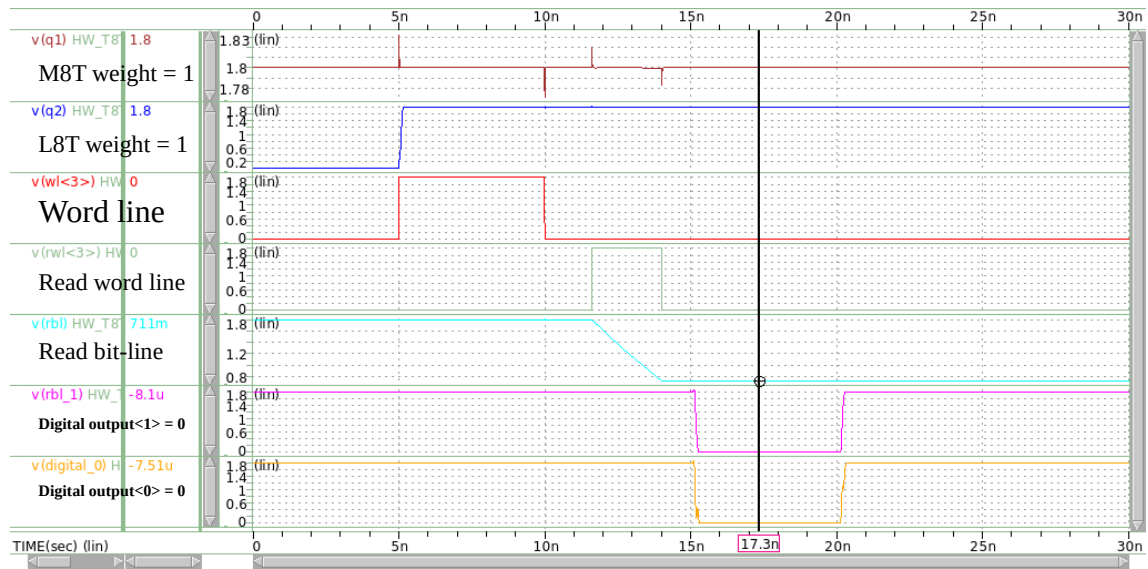


Fig. 2.4.1 M8T weight = 1, L8T weight = 1

Digital output<1> = 0, Digital output<0> = 0

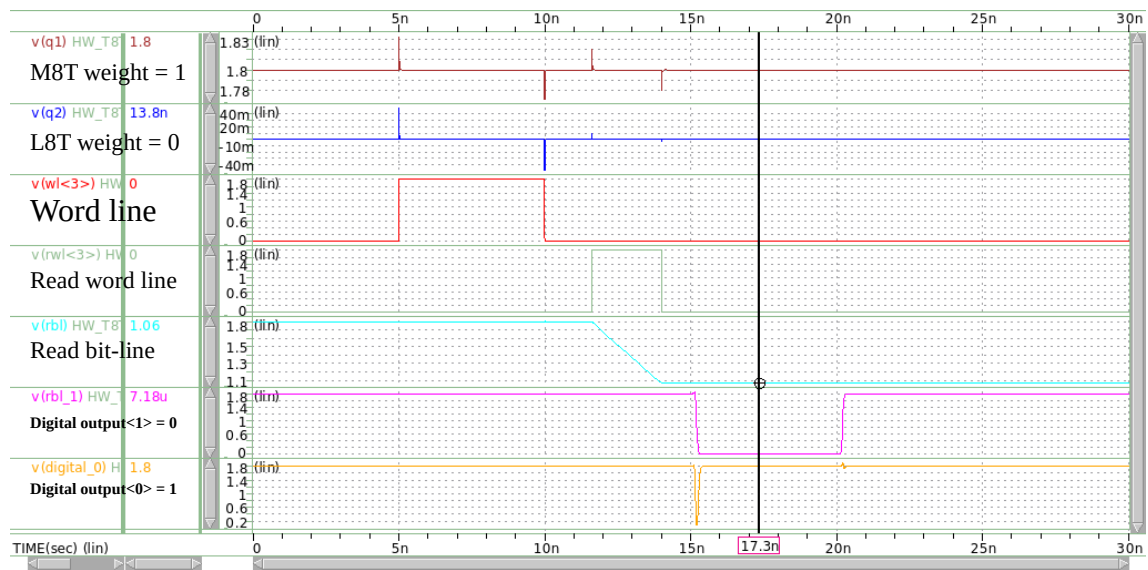


Fig. 2.4.2 M8T weight = 1, L8T weight = 0

Digital output<1> = 0, Digital output<0> = 1

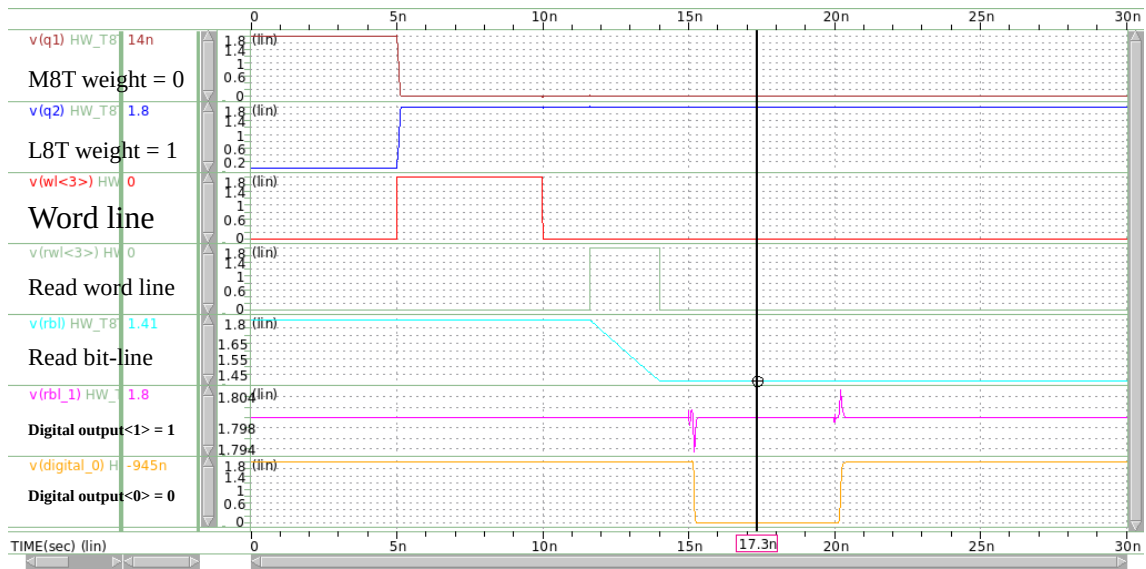


Fig. 2.4.3 M8T weight = 0, L8T weight = 1

Digital output<1> = 1, Digital output<0> = 0

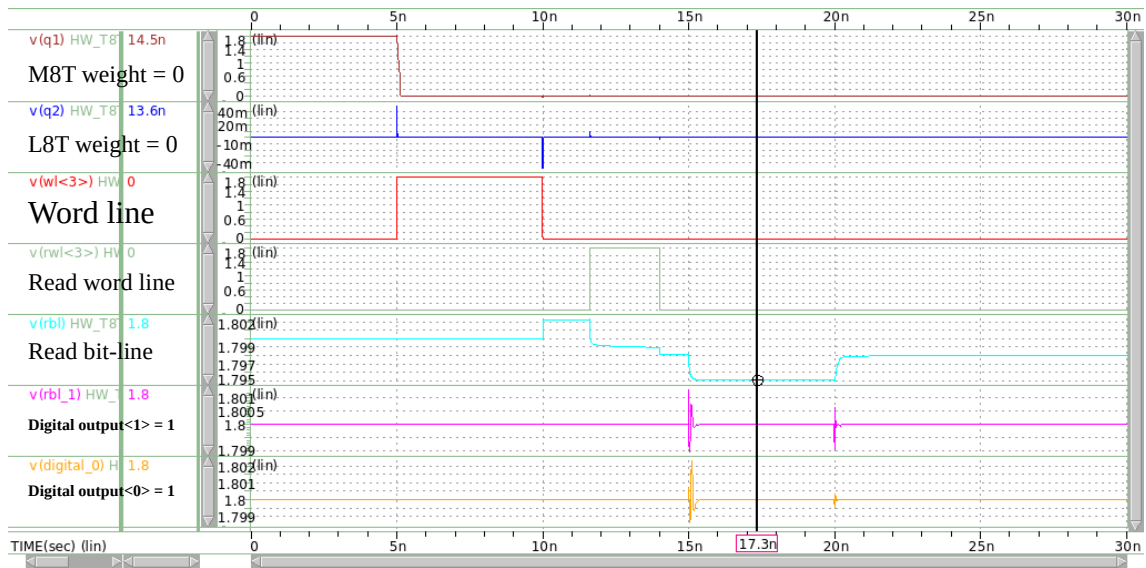


Fig. 2.4.4 M8T weight = 0, L8T weight = 0

Digital output<1> = 1, Digital output<0> = 1

1 bit	2 bits			Vref_2(V)	Vref_1(V)	Vref_0(V)	2 bits	
RWL	Weight		RBL	1.605	1.235	0.8855	output	
Voltage	M8T(Q1)	L8T(Q2)	voltage(V)	RBL_2	RBL_1	RBL_0	OUT<1>	OUT<0>
1.8(V)	1	1	0.711	0	0	0	0	0
1.8(V)	1	0	1.06	0	0	1	0	1
1.8(V)	0	1	1.41	0	1	1	1	0
1.8(V)	0	0	1.8	1	1	1	1	1

Fig. 2.4.5 總結所有資訊

從這4張waveform中，我的output都符合預期。

由大二所學的電子學，我們可以知道，流過的電流正比於MOS的Width。

$$I_D = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right) (V_{GS} - V_{TH})^2$$

而M8T SRAM的Width正好為L8T SRAM的Width的兩倍。

因此M8T SRAM的放電程度為L8T SRAM的放電程度的兩倍。

以下有四種情況。

i. M8T weight = 1, L8T weight = 1

相當於3個 L8T SRAM 進行放電，(M8T+L8T)，放電**1.09(V)**。

ii. M8T weight = 1, L8T weight = 0

相當於2個L8T SRAM進行放電，(M8T)，放電**0.74(V)**。

M8T weight = 1, L8T weight = 1的放電程度 與 M8T weight = 1, L8T weight = 0相差0.35(V)

iii. M8T weight = 0, L8T weight = 1

相當於1個L8T SRAM進行放電，(L8T)，放電**0.39(V)**。

M8T weight = 1, L8T weight = 0的放電程度 與 M8T weight = 0, L8T weight = 1相差0.35(V)

iv. M8T weight = 0, L8T weight = 0

相當於0個L8T SRAM進行放電，(0)，放電**0(V)**。

M8T weight = 0, L8T weight = 1的放電程度 與 M8T weight = 0, L8T weight = 0相差0.39(V)

經由上面的說明，可以發現，我的voltage level的差別非常接近，分別為0.35V, 0.35V, 0.39V。

放電結果非常理想。

(5)總結 Conclusion

在這個專題中，主要精髓為T8T SRAM，由於M8T SRAM與L8T SRAM的Width不同，導致放電程度不同，進而產生出不同的voltage level，增加precision。最後再經由我設計的ADC，輸出digital output。

4. 參考圖片

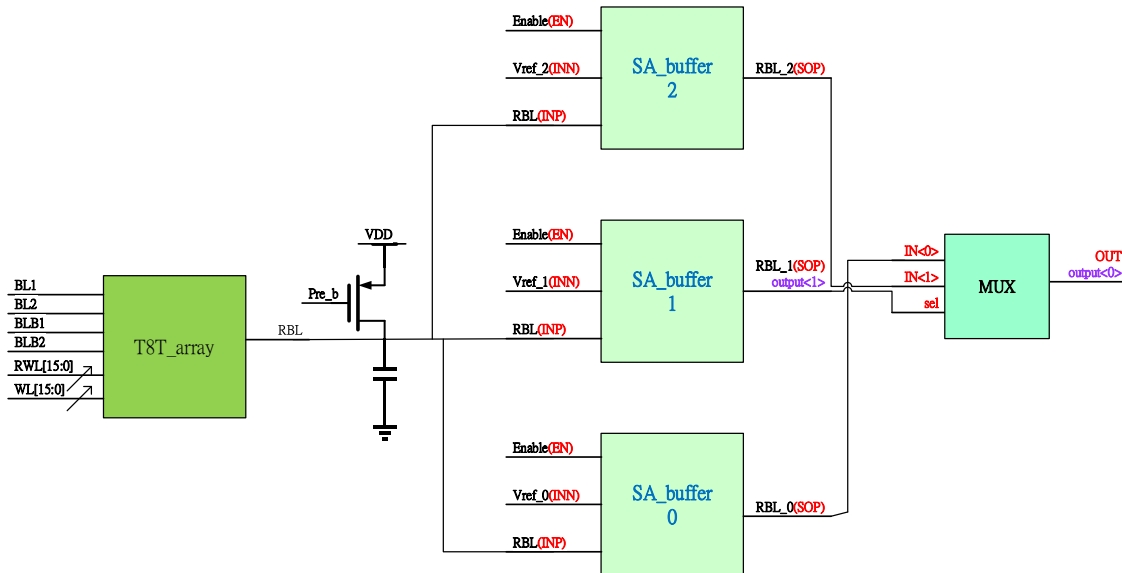


Fig. 3.1 T8T SRAM macro with ADC(顯示 ADC 內部架構)

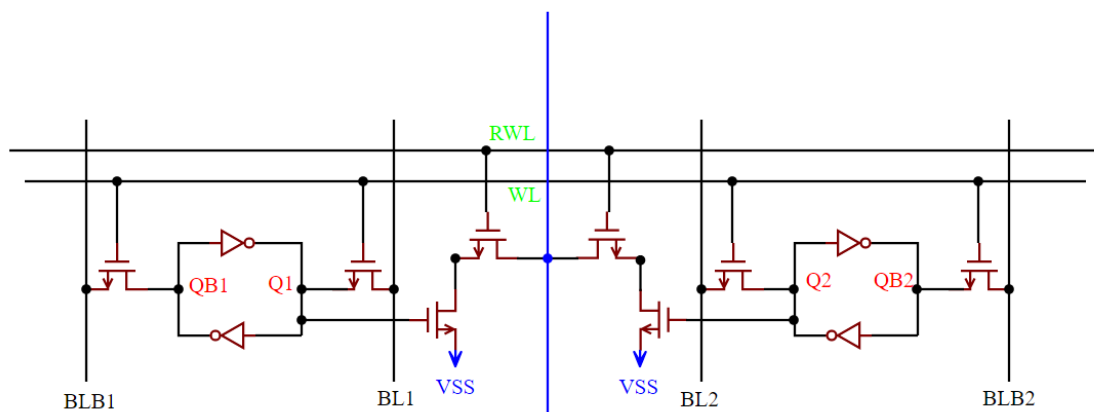


Fig. 3.2 我自己所畫的 T8T SRAM 的 cell

使用軟體: <https://www.block.tw/bce/>

5. 心得感想

我在大二下時，有參加電機系的專題說明會，雖然那時候，因為疫情的影響，為線上說明會。不過當時的我，也能感覺得出來，專題說明會，是一個艱辛的任務。

過了一年後，現在的我，變成要參加專題說明會的人員。

在暑假初，老師就有說明，比起漂亮的成果，老師更希望看到的是，我們有著扎實的基礎功訓練，以及創新的成果。

在這一年間，學長為我們擬定了非常扎實的訓練計畫。

在專題一時，固定每周看多樣的 paper，製作 ppt，再向同學報告。從一開始，對於看 paper 充滿恐懼與挫折，到學期末時，看 paper 不再這麼陌生了。

在寒假期間，學長也有安排一份關於 ROM-based CIM 的寒假作業給我們做練習。

在專題二時，學長們固定每周 meeting，來驗收我們 paper simulation 的成果。雖然只是模擬 paper 的電路，但我還是遇到許多問題，透過諮詢學長，我也一一突破這些問題。最終模擬出來的電路，符合預期。

最後，我也非常感謝張孟凡老師，以及學長們提供這個專題機會，讓我學習做研究。雖然只有一年的時間，但也讓我收穫良多。